

PC

ハードウェア  
インタフェース

*Masaru Shikimi*



コンピュータは、一人ひとりがデスクのそばに置けるかまたは持てるサイズのパーソナル・コンピュータ（パソコン：PC）になり、価格も安くなったので、まさに自分専用の道具になりました。パソコンの普及の兆しがでてきたのは、1980年代になってからです。

NECのPC98という名機が一世を風靡し、仕事関係、マニア関係で利用するある程度の専門家集団がいました。しかし、一般家庭で、しかも老いも若きもというところまでは行きませんでした。

1980年代からしばらくの間、家庭に入り込んだのは、ワープロで、その名のとおり、ワードプロセッサ（文書処理機、あるいは文書作成機）です。ワープロもコンピュータであることは確かですが、文書作成という専用コンピュータです。初の日本語ワープロである東芝のJW-10は1979年に出荷されましたが、630万円もしたので、家庭で利用することはできませんでした。

1980年代に入り次第に小型化、低価格化が進み、家庭用品のひとつになっていきました（ゲーム用のファミコンも1983年初出荷であり、同世代です）。しかし、2000年に入る前後で次第にワープロの新しいモデルは世の中から消えていきました。

ワープロが消えていく大きな要因は、インターネットの出現と普及が影響しています。1995年あるいは1996年はインターネット元年と言われていています。それまでのパソコンもネットには接続できましたが、電話回線経由で、せいぜいメールをやり取りする程度であったものが、これを契機に、ウェブにアクセスして、必要な情報をいわゆるホームページを介して閲覧できるようになったことが、ワープロの文書作成だけの狭い世界から全世界へと窓を広げることができ、みんなが飛びついたのです。しかも、パソコンでも文書作成や表計算ができる使いやすいオフィスソフトが出回ってきて、それらをどんどんパソコンに入れ込めば利用範囲が拡大することで、はるかにワープロの簡単さや使いやすさを超えて、より複雑で手の込んだパソコンに興味が移ってしまいました。

パソコンの利用法を解説した本は、本屋の特等席に平積みされ、その前には必ずある程度の人だけかりができました。コンピュータとしてのアプリケーションもドンドン充実して、その利用法については、やはり解説本を頼りにしていました。

この結果として、パソコンすなわちコンピュータのそもそもの原理や仕組みはさておき、仕事にも遊び（ゲーム）にも使えるコンピュータは、小学生からお年寄りまで、誰でも使っている必需品になってしまいました。それらの人の中に、もう少しコンピュータの内部を知りたいと思う人もいるのも事実です。

この本は、コンピュータの内部について、解説したのですが、技術的な用語はやはり避けては語れないところがあるので、ところどころ専門用語が出てきます。解説を加えた用語もあれば、ネットを使って調べられることを期待して省いた用語もあります。読者のみなさんのこれまでの知識を活かしながら、とりあえず、読み流してもらえれば幸いです。

# 目次

---

1. コンピュータの構成
2. マザーボード
3. CPUとメインメモリ、そしてキャッシュメモリ
4. PCのインタフェース (IDE<ATA>とSCSI)
5. PCのインタフェース (ISAとPCI)
6. PCのインタフェース (USBとIEEE1394)

# 1. コンピュータの構成

---

## 1.1 コンピュータを構成するもの

コンピュータは、目で見ることができるといえる実体のあるものと、その中に入っている目に見えないものから実現されています。目に見えるものをハードウェア（固いもの、金物で実現されているイメージ）といい、そのハードウェアを生きていくかのように動かすための手順を実現するものをソフトウェア（やわらかい柔軟なもの）といいます。

ハードウェアは、まずコンピュータの「本体」とその「周辺」に分けられます。「本体」は、コンピュータの頭脳に相当するプロセッサと記憶を担当するメモリから構成されます。「周辺」は、「本体」のまわりに接続されたディスプレイ、プリンタ、キーボード、マウスなどです。

ソフトウェアは、ハードウェアに密着する基本ソフトウェア（OS）と利用者の使う目的に大きく関係する応用ソフトウェア（アプリケーション：AP）に大きく分けられます。

## 1.2 PCハードウェア構造

1980年代以前はコンピュータといえば、大型コンピュータでした。物理的に大きいこともあり、そのように呼ばれてきました。価格も高く、個人レベルで所有することはできませんでした。しかし、1980年代以降、パーソナルコンピュータ、すなわちパソコン（PC）の製品化が進み、価格の面からも大きさの面からも個人レベルでもつことができるようになりました。

ここでは、PCについて、コンピュータの構造を見ていくことにしますが、それを構成する部品や機器はどのように分類され、それらはどのような方法で接続してコンピュータを形作っているかをみていきます。大型コンピュータの時代には、構成するもの自体が大きいために、それぞれを装置と呼んでいました。

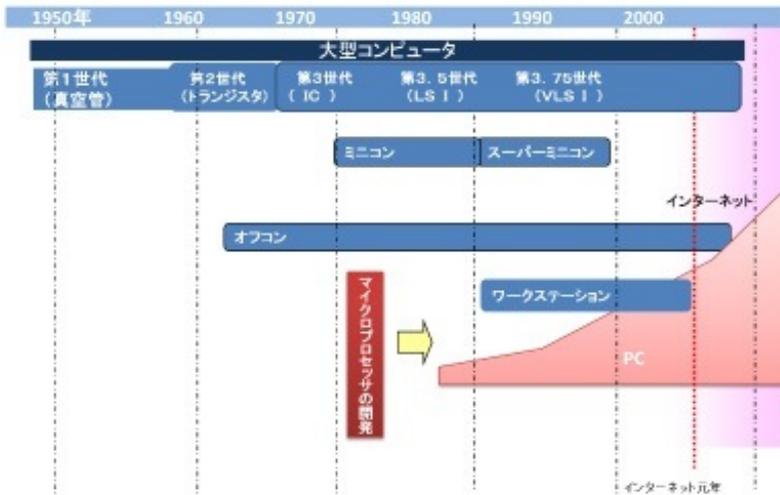
ここで、PCについて説明する前に、コンピュータの進展の推移を簡単に説明しておきます。

## 1.3 コンピュータの進展

電子回路を使用したコンピュータの最初は、1945年に米国・ペンシルバニア大学のENIACといわれています（電子回路を用いたコンピュータを電子式といい、それ以前のコンピュータは機械式と呼ばれるものが多かった）。しかし、ENIAC以外にも1944年に米国・ハーバード大学で開発されたMARK Iなどいくつか先行して開発されたコンピュータがありました。しかし、現在のコンピュータの原型といわれているものは、1950年に英国・ケンブリッジ大学で開発されたEDSAC、米国・ペンシルバニア大学で開発されたEDVACであるといわれています。それは、現在のコンピュータと同様に、プログラムによって演算・処理を実行するプログラム内蔵方式を採用・実現しているからです。

電子式コンピュータの初期は、論理演算を行う回路に真空管を用いていました（第1世代）。1948年に米国・AT&Tベル研究所で発明されたトランジスタを使用したコンピュータが1958年IBMから7070が、DECからはPDP-1が1960年に発表されました（第2世代）。その後は、トランジス

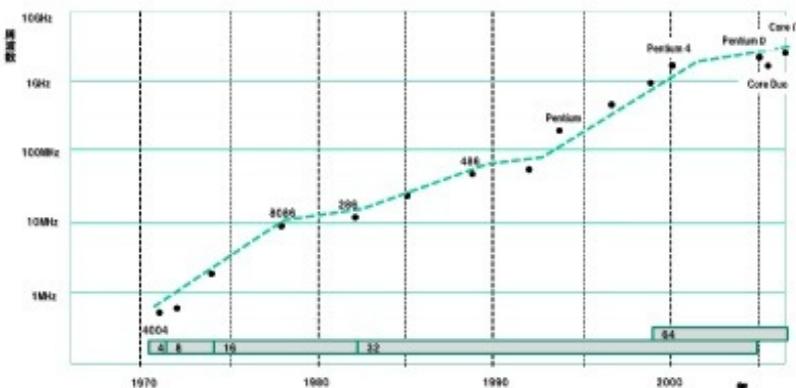
タを一つのチップ上にいくつも配置した集積回路（IC）が発明され、それを採用したコンピュータがIBMからシステム/360としてシリーズとして開発されました（第3世代）。



その後も、これらのいわゆる大型コンピュータの開発は続いていきますが、1971年にマイクロプロセッサが開発されたことでPCが誕生していきます。プロセッサは、それまで複数のICチップをプリント基板に搭載して実現していましたが、マイクロプロセッサは、それを1つのチップで実現するようにしたのです。はじめは4ビットのプロセッサでしたが、集積回路の技術の進歩により、そのビット数も8ビット、16ビット、32ビットと次第に拡大し、現在では、64ビットのプロセッサが実現されています。ビット数の増大とともにプロセッサの性能は大きく成長してきています。

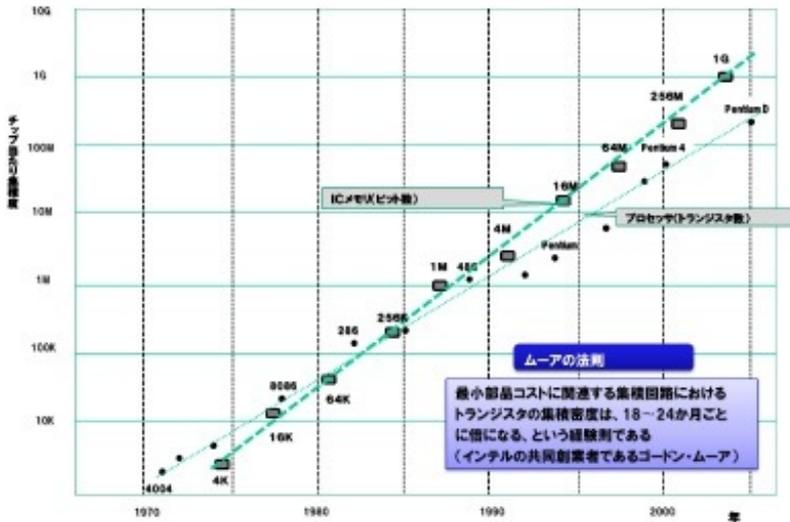
ここで、ビットという用語を解説します。ビットは、白か黒か、0か1かというように、どちらの状態一つを表す単位です。コンピュータは、実は、この0か1かのどちらかの状態の集まりで構成されています。そうは言っても理解しにくいところがあるかもしれません。どちらの状態だけしかないというのは、コンピュータの電子回路でいえば、電流が流れている、切れているのいずれかです。磁石にたとえると、S極とN極の向きがどちらを向いているかで表すことができます。この性質を使うと、磁石でもいずれかの状態を作り出すことができます。

このように、コンピュータでは、電気または磁気を使用していずれかの状態を作り出し、その集まり（組み合わせ）によって、いろいろなデータを表し、仕事に対するいろいろな命令を実現しています。仕事を実行していく手順のひとつひとつを命令に対応させ、それを並べたものをプログラムといいます。



メインメモリは、プロセッサと同様に使用する技術が時代とともに変遷し、初期のコンピューター

タではドラム状の媒体に磁気コーティングをした磁気ドラム記憶装置やフェライトのリングを使用した磁気コア記憶装置を使用していましたが、1970年代中頃にはメインメモリにICメモリを採用したコンピュータが製品化され、その後、ICメモリの集積度の大幅な向上によって、現在のような超小型のメインメモリが実現されてきました。



このほか、板状の媒体に磁気コーティングした磁気ディスク装置（PC用としては、ハードディスクと呼んでいます）があり、この記憶装置の記録技術の進歩は、コンピュータシステムの記憶容量の大容量化とコンピュータのコスト軽減に大きな貢献をしています。

#### 1.4 本体と周辺

ここで、PCを構成する主要な構成品の例は、下記のような部品や機器があります。

- ①CPU（プロセッサ）
- ②メインメモリ（主記憶）カード
- ③ハードディスク
- ④光学式ドライブ
- ⑤増設ボード（グラフィックカードやネットワークカードなど）
- ⑥CPUやメインメモリカード、増設ボードなどを搭載するマザーボード（プリント基板）
- ⑦これらを収容する筐体（ケース）と電源
- ⑧ディスプレイ
- ⑨プリンタ
- ⑩キーボード、マウス

コンピュータを構成する部品や機器は、本体と周辺に分けることができます。本体の構成要素は、まさにコンピュータの中心的存在であるプロセッサとメインメモリです。周辺は、本体をとりまく機器であり、ディスプレイやプリンタやハードディスクなどが相当します。したがって、上記の①、②とそれを搭載する⑥は本体そのものです。

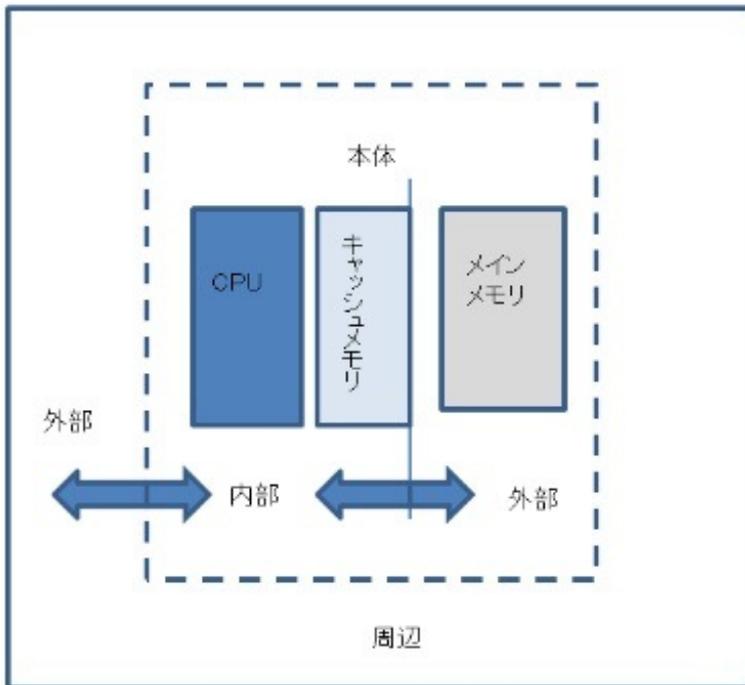


しかし、一般に、デスクトップPCでは、本体を収容した⑦を指して、一般的に本体と呼んでいます。この本体には、ハードディスクやCDやDVDなどを駆動する光学式ドライブなども搭載されていますので、本来の分類とは違っていますが、プロセッサとメインメモリ以外の機器や部品は、本体を収容している筐体に間借りしていると考えてください。

## 1.5 内部と外部

コンピュータにおいては、内部と外部という用語もいろいろなところで使用されています。それでは、どのようなところで、内部あるいは外部という用語を使用しているかをみてみましょう。

CPUおよびメインメモリ（主記憶）は本体そのものですから内部です。当然のことながら、CPUとメインメモリの間に存在するキャッシュメモリも含まれます。したがって、内部メモリ（内部記憶）といえは、CPU内部のレジスタも含め、キャッシュメモリ、メインメモリを指しています。キャッシュメモリは、主記憶の出店のようなものであり、主記憶の一部の写し（使用頻度に応じて）を入れておくためのメモリです。



外部メモリ（外部記憶）は、これら以外のメモリですから、ハードディスク、光学式ドライブ上の媒体（CD,DVDなど）を指しています。

つぎに、これらの構成部品を接続するためには、配線が必要になります。この配線は、接続する構成部品間で信号をやりとりするための接続回路を用意し、信号線を用いて結合していきます。構成部品間の接続面をインタフェースと言います。

インタフェースにも、内部と外部があります。内部インタフェースは、CPUとメインメモリのような内部におけるインタフェースをいいます。外部インタフェースは、本体と周辺との接続面を指しています。マザーボード上のコネクタによって、ハードディスクなど外部記憶を接続し、増設ボードを介して外部機器を接続しますが、この接続口は外部インタフェースです。

## 1.6 構成要素がもつインタフェース

現在のPCにおいては、CPUは、1チップの集積回路（IC）で実現されています。集積回路の技術の進歩によって、単位面積あたりの集積度が年々向上しています。CPUのチップ（ダイ：die）は、たとえば、100平方mmから200平方mmの大きさのなかに2億から4億個ほどのトランジスタが搭載され、配線されています。

高集積化はまだまだ進みつつありますが、いずれ、1.5年から2年で集積度は倍になるというインテル創業者の一人であるムーアの法則が成り立たなくなることも考えられます。

集積度が低い時代は、キャッシュメモリはCPUとは別のチップで実現されていましたが、最近では、キャッシュメモリが、1次キャッシュ、2次キャッシュ、3次キャッシュと階層化され（次数の小さいほうがCPUに近い）3次キャッシュまで、CPUと同じチップに内蔵しているものも出現しています。同一チップ内の配線は、内部回路の配線ですので、CPUの外部回路とのインタフェースとしては、メインメモリとのインタフェース、そして周辺機器とのインタフェースです。

コンピュータを構成する構成要素は、CPUと直接または間接的（後述）にインタフェースをも

っています。

## 1.7 インタフェースの構造

### (1) 情報の形式

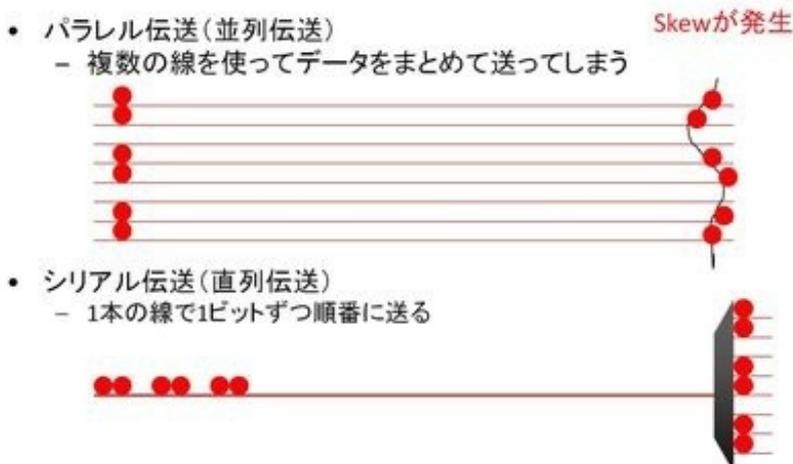
インタフェースを通してやり取りする情報には、アナログ情報、デジタル情報の2通りの形式がありますが、コンピュータにおいては、“0”、“1”の2値情報のデジタル信号を使用しています。

外部からの音声などのアナログ形式の情報はデジタルに変換してコンピュータ内部に取り入れています。このようなアナログ情報以外は、すべてデジタル情報の形式でやりとりしています。

### (2) 転送の形式

情報転送の形式は、アナログ情報は、連続情報が1本または2本（ステレオ音声の場合など）の信号線を通して転送されます。デジタル情報の場合には、2値化された情報を、複数ビット並列で転送する場合（パラレル転送）と1ビットごと直列に転送する場合（シリアル転送）の2通りがあります。PCのインタフェースは、大半がデジタル情報を相互にやり取りするためのインタフェースですので、今後は特に断らない限りデジタルの転送について説明していきます。

PC内部は、プロセッサのビット幅によりますが、8ビット単位、16ビット単位、32ビット単位のように複数ビット同時扱いますので、基本的にはパラレル処理です。したがって、パラレル転送は、PC内部処理にあった転送方式といえます。たとえば、8ビットパラレルの場合、8ビットの情報が同時に並べられて、あるタイミングで同時に送り出されます。ちょうど徒歩競争（これよりはるかに速い速度<4~5ns/m>ですが）のように、同じ時刻にスタートしても、信号を伝える電線（伝送路）の特性にバラツキがあるため、同時に到着しないという問題があります。



これは、距離が長くなればなるほど、その影響は大きくなってきます。その影響の度合いは両端の構成要素の動作性能に関係します。すなわち、一斉に送られた信号の全部が揃う時刻まで待ってから次の動作に移ることができるだけの余裕があるかどうかをみる必要があります。

シリアル転送では、送り出す側はパラレル情報をシリアルに変化し、1ビットごとに順番に同一電線（伝送路）上に送り出しますので、パラレル転送のような問題は起きませんが、受け側は必要なビット数（たとえば8ビット）揃うまで待つ必要があります。受け取った側は、シリアル情報

をパラレル情報に変換します。このような変換を、直並列変換（シリパラ変換）といいます。

### (3) 信号伝送媒体

情報を転送する場合、転送する情報を信号として転送します。情報には、内容を表すデータ信号と転送を制御するための制御信号があります。これらの信号を伝送する媒体としては、電気信号の場合はメタリックケーブル（同軸ケーブルや撚り対線など）を、光信号では光ファイバケーブルを使用する。無線（ワイヤレス）で信号を転送する場合の通信媒体は、電波を使用しますので空中が媒体になります。

### (4) 転送の非同期と同期

情報の転送においては、送り側と受け側との間で、転送のタイミングを何らかの方法で合わせる必要があります。タイミングを合わせる方法としては、送信側がクロック信号（時計のようなもので、ある周期で信号を送る）を送信すれば、その信号に合わせて受け側はデータを受けることができます。このような方式をクロックに合わせて動作するので同期方式といいます。

それに対して、クロック信号を使用せずに、データ送信の合図を表す信号を最初に送り、その後は、受け側は応答信号を送信側に送り、その信号を送り側が確認して、次の信号を送るという方法があります。この方法は、送り側と受け側が同期をしておらず、それぞれのクロック周期で動作することから、非同期方式といいます。

### (5) 転送の確実性と信頼性

コンピュータを構成する要素は、相互に接続され、相互に情報のやりとりをして、初めてそれぞれの役割を果たしますので、情報の確実な転送とその信頼性をできる限り高くする必要があります。転送の確実性には、転送の制御手順（やりとりの仕方）が大きく関係してきます。

手順には、

- ・ データを送るたびに確実に届いたかどうかを確認する
- ・ まとめて大きな転送単位で確認する
- ・ 確認を省略する

などの手順などがあります。

信頼性は、インタフェース全体にかかわることであり、情報転送の手順のほかに、インタフェースを結ぶ伝送媒体や送受信回路の信頼性も合わせて考えなければなりません。

## 2. マザーボード

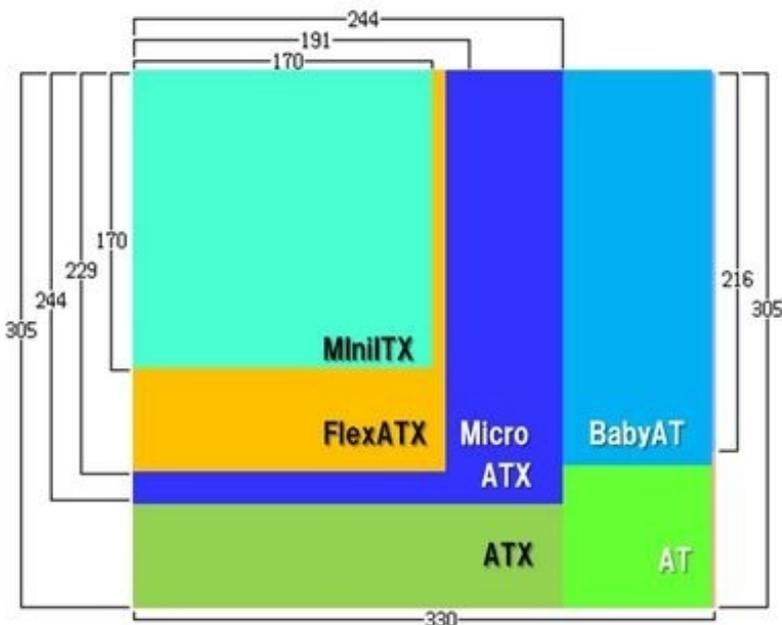
この章からPCを構成するそれぞれの要素について、見ていくことにします。まず、パソコン本体を実現する舞台となるのが、マザーボードです。PC本体は、マザーボード（mother board）と呼ばれるプリント基板とその上に搭載されたCPUやメインメモリなどから構成されることは1章で説明しました。プリント基板は、ガラスエポキシ樹脂で作った薄い板（層という）を複数枚重ねた板で、それぞれの層に銅箔など導電体で回路配線（パターン）を印刷したかのように作っています。表裏の両面をみてもその配線の様子はわかりますが、内側の層にも配線があります。

大型コンピュータでは、このようなプリント基板複数枚をフレームに配置したコネクタに差し込み、裏面配線をして一つのCPUを実現していました。別の筐体に搭載されたメインメモリ（主記憶装置）をCPUとケーブルで接続し、外部記憶である磁気ディスク装置（ハードディスク相当）や磁気テープ装置などの周辺装置をコントロールする装置を介して、CPUやメインメモリとケーブルで接続していました。

パソコンのマザーボードは、CPU、メインメモリの搭載とその間の接続、外部記憶装置などの周辺機器を接続するためのコントロールの機能と接続用のインタフェース（大型コンピュータの各装置間のケーブル配線まで）を提供しますので、大型コンピュータの上記の接続環境をボード上に実現する舞台的な存在といえるでしょう。

### 2.1 マザーボードの機能概要

マザーボードは、国際標準の規格が存在するわけではありませんが、業界標準としていくつかの規格があります。現在のPCは、IBM社が1984年に発売したPC/ATのマザーボードをベースにしたAT(Advanced Technology)規格があり、1995年には、Intel社がATX(AT eXtention)という規格を作り、現在の主流の規格になっています。さらに、冷却効果を高めたBTX(Balanced Technology eXtention)という規格もでておりましたが、CPUの熱の問題が解決されたこともあって、2007年に製造が中止になりました。



マザーボードに搭載されている部品の詳細は後述しますが、次のようなものがあります。

-----  
－ PCの中核部品 －

- ①CPUソケット
- ②メモリスロット（メモリカードを差し込むコネクタ）

－ マザーボードの中核機能 －

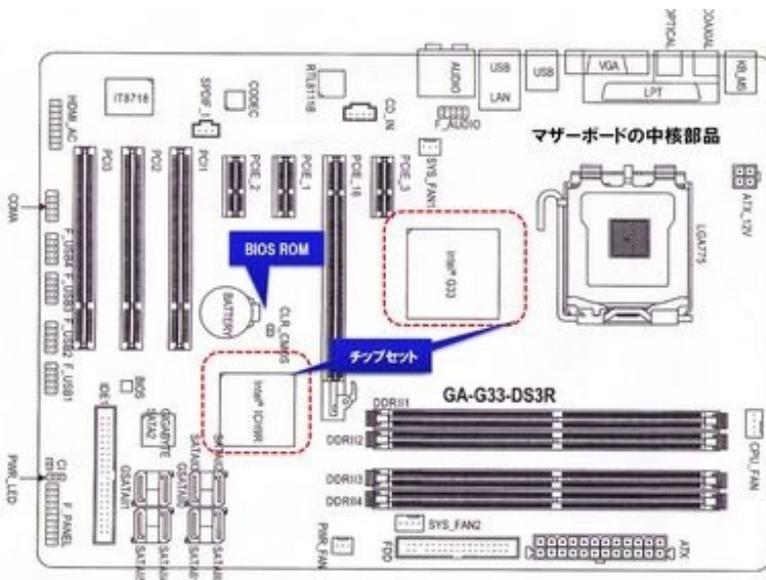
- ③チップセット（CPUとメモリとのやりとり、各種周辺機器とのやりとりを制御）
- ④BIOS ROM

－ 周辺機器との接続インタフェース －

- ⑤IDEコネクタ
- ⑥PCIスロット
- ⑦PCI Express×1スロット、PCI Express×16スロット
- ⑧シリアルATA(SATA)コネクタ
- ⑨FDDコネクタ
- ⑩バックパネルコネクタ

－ 電源 －

- ⑪ATX電源コネクタ
- 



ボードにはコネクタとスロットという二つの名称が出てきますが、どちらも接続口です。スロットは、プリント基盤で作られたカードを対象とした接続口です。ソケットは、CPUチップの端子の受け口を意味します。ちょうど、電球を受け口のソケットに差し込むのと同じです。マザーボードには、あらかじめ搭載されているチップがあります。それは、③のチップセットと④のBIOS ROM (Basic Input/Output System Read Only Memory)と呼ばれるものです。

マザーボードの中核的存在であるチップセットは、CPUとメインメモリとのインタフェース、CPU、メインメモリと周辺機器とのインタフェースを制御する重要な役割をもっています。

BIOS ROMは、周辺機器（ハードディスクや光学式ドライブ、キーボードなど）を制御するプログラムを記憶するチップであり、オペレーティングシステム（OS）やアプリケーションに、こ

これらのアクセス手順を共通に提供するプログラムを内蔵したチップです。ROMは一度書きこむと書き換えが出来ないメモリですが、現在では、書き換えができるROMが採用されていますので、新しいCPUに合わせて更新ができるようになっていきます。

このBIOSは、PCのアーキテクチャを定めるものです。IBM社は1981年に発表したPC/ATで実現したBIOSを公開したのを受けて、PC製造各社は、そのアーキテクチャを採用することにより、いわゆるWindows系のPCは、OS、アプリケーションなどは、PC本体の製造会社が異なっても互換性(compatibility)を確保できるようになりました。

最近では、インテルが、これまでのBIOSに代わるEFI(Extensible Firmware Interface)を提案してきており、2011年以降UEFI(Unified Extensible Firmware Interface)として普及し始めており、これまでのBIOSから様変わりしてきている。

---

【解説】BIOS ROM 当初は、1MbitのROMでしたが、現在は2Mbitが主流。初期のころに使用されたMask ROMは書き換えができませんでしたが、内容の消去が電氣的にできるEEPROM (Electrically Erasable Programmable Read-Only Memory)が採用され、ボードに載せたまま書き換えができるようになりました。さらに現在では、ブロック単位で書き換えができるFlash ROMが主流になってきています。

---

## 2.2 ボード上の構成部品間の接続方式とチップセット

マザーボードに搭載できるCPUやメインメモリは、チップセットによって決まります。チップセットという名称は、2つのLSIチップで構成されるのでこのような名称がついています。チップセットは、CPUに接続するメインメモリや周辺機器を接続して、データ転送を制御する役割をもっています。

PCを構成する部品の動作速度の幅はかなりあります。ここで簡単のためにCPUのクロック周波数を1GHzとすると、1億分の1秒ごとに動作をしていることになります。キャッシュメモリはCPUと同等の速度ですが、メインメモリはやや遅い速度で動作します。

それに対して、ハードディスクは、データ転送が始まるまでの立ち上がりは、機械的に回転するデバイスのため、ミリ秒のオーダーの動作時間になります。データ転送を開始すると1マイクロ秒オーダーの動作時間になります。

プリンタも、立ち上がりに時間はかかり、データ転送は、10マイクロ秒からマイクロ秒のオーダーで動作します。

動作時間が最も遅いのは、人手で入力するキーボードで、ベテランで1分間に300から400打鍵のようですから、1打鍵は100ミリ秒のオーダーです。

このように動作速度が大きく違う構成部品の動作をマザーボード上で、うまく速度調整してCPUが効率よく仕事ができるようにする仕組みが必要になります。

まず、このような要素ごとの動作速度の違いを無視して単純に考えると、動作の中心になるのはCPUですから、メインメモリをはじめ、周辺機器をCPUとすべて直接接続すればよいのではないかとということになります。しかし、信号線はそれぞれ1本の線ではありませんので、あまりに

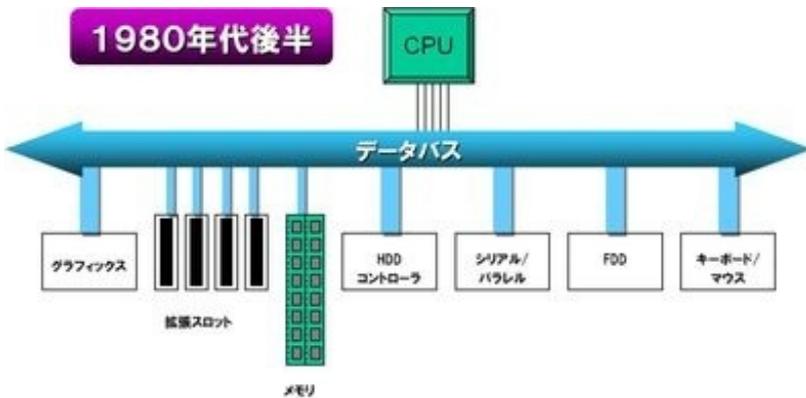
も複雑な配線となり、CPUはすべての構成部品とのインタフェースのための接続口を持たなければならなくなり現実的ではありません。

そこで、これらの接続を整理してきれいな形にしたのがバス(bus) 接続方式です。

チップセットの機能・役割も時代によって変わり、2005年前後からメモリコントローラのCPUへの移行が開始されており、従来の「ノースブリッジ=メモリコントローラを内蔵したチップ」という概念は必ずしも通用しなくなっています。このため、チップセットという名称は残っているものの、サウスブリッジ相当のものだけを搭載したチップだけになってきています。

#### ・バス接続方式

バス接続は、共通伝送路であり、いくつかの構成部品を同じ線路上の上に接続します。CPUはバスと1つのインタフェースで接続すればよいことになります。他の構成部品も同様にバスと一つのインタフェースで接続できますので、接続配線はきれいに整理されます。1980年代中ごろのCPUは16ビットで、バス幅も同じ幅で16ビットでISAバスというものがありました。

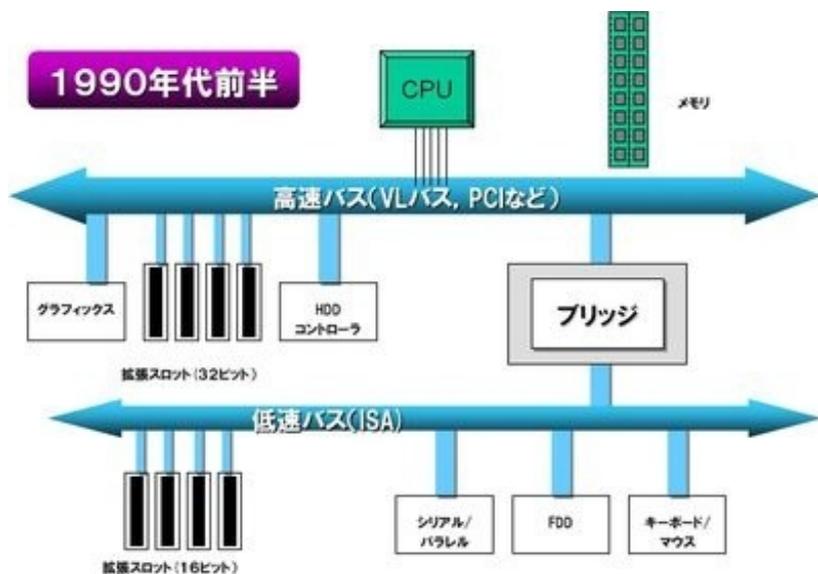


#### ・ISA (16ビット幅)

このバスは、ISA (Industry Standard Architecture) 呼ばれ、転送速度は4~8Mバイト/秒でした。1980年代の終り頃には、CPUが32ビット化されたのに伴い、バス幅を32ビットにしたEISA (Extend ISA) の規格が作られ、転送速度は最大32Mバイト/秒となりました。

#### ・VLバス(32ビット幅)とPCI(32ビット幅)

1990年代の初めにはディスプレイが高解像度を持つようになり、ディスプレイに送るグラフィックデータの量が増加したため、専用の高速バスとしてビデオ電子機器の標準化の団体(VESA: Video Electronics Standard Association)が転送速度133Mバイト/秒のVLバスを提案しました。同じ時期にインテル社などが、PCI (Peripheral Component Interconnect)を提案しましたが、転送速度は133Mバイト/秒で、VLバスと同じでした。

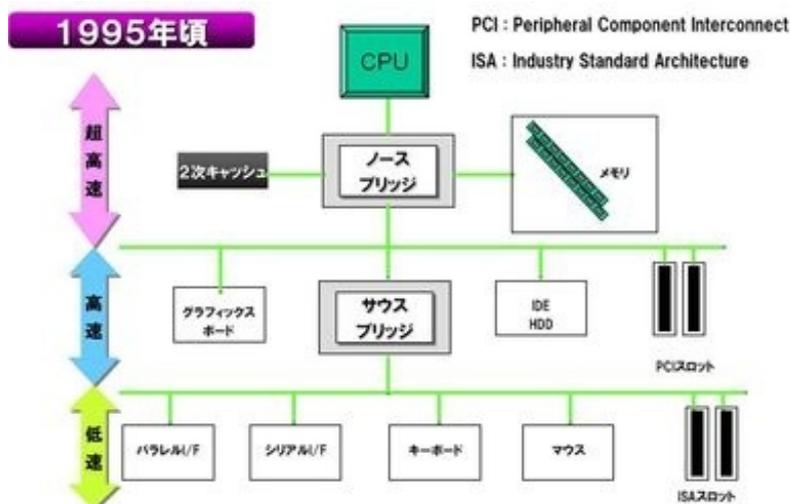


・PCI (32ビット幅)

ISAやEISAを介さずに直接CPUと接続する方式ですが、PCIはCPUに依存しないで接続できる仕組みとしてブリッジという回路を設けて接続する方式を採用しました。ここで、はじめて、ブリッジが登場しました。インテル社のプロセッサPentiumが登場した1990年代半ばには、PCIとISAの組み合わせが主流になってきました。

・バスの階層化と2つのブリッジ

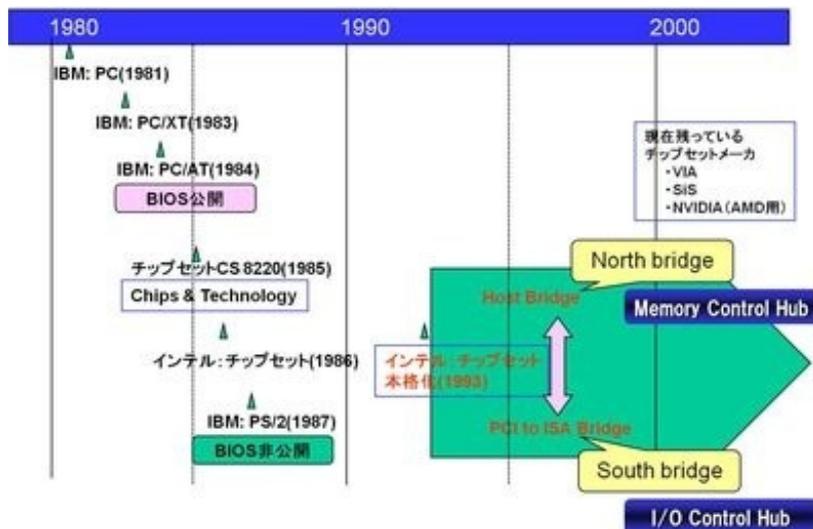
1995年頃になると、PCIはISAやEISAを介さずCPUと直接接続するため、内部バス（ローカルバス）と呼ばれていましたが、ブリッジによってCPUを特定せずに接続できる方式を採用したことにより、ISAやEISAに代わるシステムバスとして位置を確保し、さらに、バス構成をより効果的に動かすために、接続する構成部品を“超高速”、“高速”、そして“低速”の3階層に分けるようになりました。3階層に分けた構成部品は、すべてCPUとのつながりを持たなければなりませんから、CPUと“超高速”機器および“高速”機器との間を結ぶブリッジと“高速”機器と“低速”機器を接続するブリッジを置くようにしました。これで2つのブリッジが出現したことになります。



ブリッジを2つに分け、片方をノースブリッジ（North Bridge：地図でいえば、上が北になる）といい、メインメモリや2次キャッシュメモリを接続し、高速なグラフィックボード、ハードディスクそして拡張ボードなどを接続するPCIと接続します。もうひとつのブリッジは、プリンタやキーボード・マウスなどの低速周辺機器を接続します。このブリッジはノースブリッジの下（南側）に位置することからサウスブリッジ（South Bridge）と名付けられています。ISAはこの低速

機器と同じ位置にISAスロットとして残っていましたが、次第に姿を消していきました。

ブリッジはそれぞれ独立したLSIチップで、2つのチップを合わせてチップセットと呼ばれています。このチップセットはその後CPUやメインメモリなどの構成品の性能改善にあわせて、進化していますが、2010年になり、これらのチップは、一つになってきております。



## 2.3 バスのデータ転送制御

PCにおける当初のバス構成は、バスを取り仕切るバスマスタ (bus master)をCPUが担当していました。しかし、前述のようにPCを構成する機器や部品の動作速度にはかなりの幅があります。一つのバスにすべての機器を接続する構成では、データ転送制御をCPUが行うことになり、CPUの本来の仕事（演算・処理）を妨げることになります。

大型コンピュータの構成では、周辺機器とのデータ転送制御をCPUとは別に設けたデータチャネル (Data Channel : データの通り道)という装置がCPUからの命令をもらったあとはメモリとのデータ転送制御を代行していました。すなわち、バスマスタに相当する仕事をデータチャネルがしていることになります。

PCでは、これに相当するバスマスタの役目をDMA (Direct Memory Access)と呼ばれるものを設け、その役割をさせています。たとえば、CPUがハードディスクに対する入出力動作の命令を実行するとその命令を受けたDMAは、CPUに代わって、指定されたハードディスクのからのデータをメインメモリに格納していきます。命令で指定された量のデータ転送が終了すると、CPUの動作に割り込んで終了したことを知らせます。これはまさに大型コンピュータのデータチャネルに相当するものです。

-----  
DMA機能は、マザーボード上で実現されてきましたが、増設ボードに高速なDMAを搭載している例が多く見られるようになりました。  
-----

## 2.4 マザーボード上のコネクタおよびスロット

マザーボード上には、これまでに説明してきたチップや配線のほかに、これらに接続されたコネクタやスロットがボードの表面側（コネクタ等が見える側）に搭載されています。コネクタとスロットの違いは、コネクタは端子（ピンの形状）を受け取る口がピンの数だけ用意してあり、ピ

ンを差し込むことによって接続されるのに対して、スロットはカードのある一辺の両面（または片面）にプリント配線と同様に印刷された接続端子列を差し込む形になったものをスロットと呼んでいます。

現在、多くのマザーボードで搭載されている主なものは下記のとおりです。

#### (1) CPUソケット

CPUのソケットは、現在、インテル社のCPUは、LGA775と呼ばれるものであり、ソケット側に775本のピンがある。AMD社のCPUはSocket AM2と呼ばれる940本のピンを差し込む穴がソケット側に用意されています。

#### (2) メモリスロット

メインメモリを搭載するスロットで、現在は主に、DDR2 SDRAMやDDR3 SDRAMのスロットが用意されています。

#### (3) SATAコネクタ

ATAインタフェースのシリアル化されたもので、IDEに代わってハードディスクや光学式ドライブを接続するようになってきています。

#### (4) PCI Express×1 スロット

最大で約500Mバイト／秒の転送速度を実現できるスロットで、PCIに取って代わりつつあります。

#### (5) PCI Express×16スロット

最大転送速度16Gバイト／秒に対応できるスロットで、高速な周辺機器を接続できるため、3D動画など大量のデータを転送することができます。

また、まだ多くのマザーボードに搭載はされているが、役目を終わりつつある下記のコネクタ類も搭載されています。

#### (6) IDEコネクタ

SATAが出てくる前まで、ハードディスクや光学式ドライブの接続は、このコネクタに接続していました。IDE (Integrated Drive Electronics)は、IBM PC/AT機用に1986年に開発されたハードディスク用のインタフェースで、1991年にANSI（米国規格協会）でATA（AT Attachment）として規格化されました。ATAはパラレルインタフェースであり、ATA-1（IDE）、ATA-2(E-IDE)の規格があり、最大転送速度は、16.7Mバイト／秒まで実現されました。

#### (7) Ultra ATAコネクタ

1996年には、クロック信号の立ち上がりと立下りの両方でデータ転送を可能とするUltra ATA/33が誕生し、33Mバイト／秒の転送が可能になりました。その後、さらに高速化を進め、Ultra ATA/133まで実現されています。

#### (8) PCIスロット

従来から使用されてきたPCIインタフェースを提供するスロットで、最大133Mバイト／秒の転送速度に対応できます。このインタフェースを使用しているボードは現在も存在しますが、徐々にPCI Expressへと代わっていくことになると考えられます。

#### (9) FDDコネクタ

フロッピーディスクを使用する機会がなくなりつつありますので、FDDドライブを搭載することも減りました。FDDを使用する場合でもUSB接続のFDDを使用することで対応できます。

## 2.5 マザーボードのバックパネルコネクタ

バックパネルとは、本体のPCケース（筐体）の裏面に出てくるパネルのことで、コネクタはマザーボードに載っています。それらにはつぎのようなコネクタが用意されています。

### (1) 汎用シリアルインタフェース用

USB（Universal Serial Bus）ポートとして、複数個用意されているのが当たり前になりました。このインタフェースはシリアルインタフェースで、ハブを用意することにより、接続数を増やすことも容易にできます。

また、IEEE1394コネクタも、USB同様シリアルインタフェースで、さらに高速性を必要とするAV機器などを接続するインタフェース用として設けられています。

しかし、USB3.0が出現して、転送速度は5Gbpsまで高速化が進み、転送速度の点では、IEEE1394に取って代わりつつあります。

### (2) キーボードおよびマウス用

PCにおいてこれまで多く使用されてきたPS/2規格のキーボード、マウスを接続するコネクタとして、PS/2コネクタがキーボード用（紫）、マウス用（緑）があります。現在では、(1)に示したUSBポート接続を用いるケースが多くなりました。

### (3) プリンタ用

プリンタ用のインタフェースとしては、これまでパラレルインタフェースで接続するパラレルポートが用意されてきましたが、最近のプリンタは(1)に示したUSB接続が多くなり、さらには、ネットワーク接続のプリンタも利用されるようになり、このポートの利用頻度が減少しています。

### (4) ディスプレイ用

これまで多く用いられてきたのはアナログのRGBコネクタでD-sub15ピンが用意されています。近年増えてきたのは、デジタル出力用のコネクタDVI(Digital Video Interface)で、ディスプレイにもそのコネクタがあれば、PCからデジタル情報のままディスプレイに送ることができます。コネクタには、アナログ信号も送ることができるDVI-I (DVI-Integrated)とデジタル信号だけを送信するDVI-D(DVI-Digital)があります。

### (5) 音声、映像用

音声用には、サウンドコネクタがあり、オーディオ機器を利用するために古くから用意されています。マイク（赤）、ヘッドフォン（緑）、録音（青）の区別が付いています。最近では、DVIをもとに、音声だけでなく映像をデジタルでやりとりできるHDMI（High Definition Multimedia Interface）のコネクタが用意されてきており、1本のケーブルで映像、音声に対応できます。

### (6) ネットワーク、通信用

インターネット通信用にLANケーブル接続用のコネクタがあります。最近では1000BASE-Tの規格が多くなりました。通信用としては、シリアルインタフェースのRS-232がありますが、これは

、電話回線を利用し、ダイヤルアップの接続でパソコン通信などに利用されてきましたが、現在はその利用もなくなりつつあります。

#### (7) 外部ハードディスク接続用

ハードディスクなどをPC本体の外部で接続するためのインタフェースでeSATAコネクタがあります。これには、ハードディスク以外に半導体ディスクと呼ばれるSSD（Solid State Drive）などを接続することができます。

### 3. CPUとメインメモリ、そしてキャッシュメモリ

---

PCのCPUは1チップで実現されたマイクロプロセッサを用いています。メインメモリは、ICメモリ（LSIメモリ）と呼ばれるようにプロセッサと同じ半導体で作られたチップを複数個搭載したカードで実現されています。CPUにもっとも密接なものは、メインメモリであり、それをつなぐインタフェースに着目して、CPUとメインメモリについて見ていくことにします。

#### 3.1 プロセッサやメインメモリを実現するLSI技術の進歩

CPUは、演算や制御などの処理を実行するために、内部にデータを一時的に保存するためのレジスタを持っていますが、それ以外のデータや演算実行に必要な命令をならべたもの（プログラム）はメインメモリやハードディスクなどの記憶装置に置いてあります。

コンピュータの基本的な動作は、ハードディスクからとりあえず必要なプログラムやデータをメインメモリに移し、CPUがメインメモリから命令やデータを順次、読み出して演算の実行し、結果を格納することです。

CPUは、時間的な経過のなかで、ひとつずつ命令を実行して、演算を積み重ねていきます。時間的な変化には、時計に相当するものが必要になります。そのために、クロック(clock)と呼ばれる、ある周期で信号を発生するクロック発生回路をマザーボードに実装しています。このクロック発生回路からもらったクロック信号の周波数を基本にして、CPUはCPU自身に適した周波数（何倍かして速くする）にして動作するようにしています。CPUがメモリとやり取りするときはメインメモリのクロックに合わせて動作します。

マザーボードのクロック発生回路は、水晶発振子とPLL(Phase Locked Loop)から構成されています。水晶発振子の周波数は、14.31818MHzという半端な数値の周波数を発生するものを使用しています。これは、高い周波数の水晶発振子を作ることが難しいことと、価格面から家庭用テレビに使用されていたものを利用するようにしたことからこのような水晶発振子を利用するようになったとも言われています。PLLは水晶発振子からの周波数を、逡倍（周波数をn倍すること）して、33MHz,66MHz,100MHz,133MHzなどの周波数を作りだして供給しています。CPU自身もPLLを持ち、必要なクロック周波数を作り出しています。

CPUを実現するマイクロプロセッサは、1971年の4ビットから始まって、8ビット、16ビット、32ビット、64ビットとIC技術の進歩に呼応して大きくなり、クロック周波数は、35年間でおおよそ4000倍に向上しました。1970年代から1990年代の大型コンピュータの性能は20年間でみて、おおよそ50-60倍の向上でした。

マイクロプロセッサになってからのプロセッサ性能の向上は、LSI技術の進歩が大きく貢献していることは、明らかです。このことは、プロセッサの場合は、LSIのチップに集積されるトランジスタ数から、メインメモリの場合はLSIのチップに搭載されるビット数から容易に推察できます。すなわち、限られたチップ面積の中に作られた微細な回路の中の信号の伝搬距離は短縮され、個々の回路の動作時間も短縮されます。これによって、クロック周波数を高くしていくことができるわけです。

### 3.2 CPUとメインメモリとの間の動作

簡単のために、CPUとメインメモリだけで構成されていた例を見ていきます。CPUは、命令実行ユニット、演算実行ユニットそしてこれらを制御するコントロールユニットに大きく分けることができます。

ここでは、メインメモリには、演算実行に必要なプログラムやデータがすでに格納されているとします。CPUに演算実行開始の指示を与えるとCPUの命令実行ユニットは、指定されたアドレスから最初に実行する命令をメインメモリから読出し、その命令を解読します。命令に従い、つぎに必要なデータをその命令で指定された場所（たとえば、メインメモリのある番地（アドレス））から呼んできて、CPU内のレジスタに置きます。演算実行に必要なデータが揃うと、演算実行ユニットは、命令の内容に従い演算を実行し、その結果をやはり命令で指定された場所に格納します（たとえば、CPU内のレジスタまたはメインメモリ）。

一つの命令の実行を終了するとその次の命令を読出し、同じような動作をしていきますが、実行内容は命令によって変わります。CPUは、プログラムに指定された動作をその実行順序にもとづき、メインメモリから命令や必要なデータを読み出しながら演算を行い、結果を所定の場所に格納します。したがって、頻繁にメインメモリとやり取りしますので、メモリの動作速度が、コンピュータの性能に大きくかかわってきます。

---

#### 【PCの電源を入れた当初の動作】

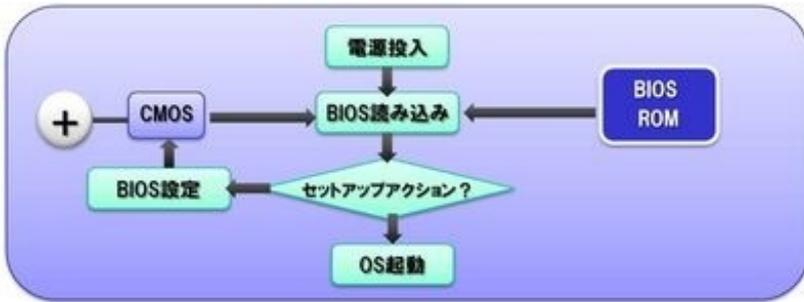
PCの電源が入ると、CPUは、マザーボード上のBIOS ROM内の初期化プログラムを呼び出すように作られており、このプログラムによって、まず、周辺機器の初期化を行います。このプロセスをPOST(Power On Self Test)と呼んでいます。初期化プログラムによって、ビデオカードの初期化、メモリチェック、そしてそのほかの機器の初期化を行います。つぎにBIOS内のプログラムは、起動ドライブを探します。起動ドライブには、光学式ドライブ（CD,DVD）、ハードディスク、FDD（現在はほとんど使用されない）などがあります。この起動ドライブは、BIOSの設定画面でも設定できます。

起動ドライブが決まると、BIOSプログラムは起動ドライブディスクの先頭セクターのロード（読出してくること）を行います。

たとえば、ハードディスクを起動ドライブに選択しますと、ハードディスクのシリンダ、ヘッド、セクタなどを指定（CHS方式やLBA方式（Linear Block Addressing）などがある）し、ハードディスクからの読出し位置を直接指定し、起動に必要な情報を読出してきます。ハードディスクから先頭セクターをロードすると、BIOSのプログラムはそこに書かれた起動プログラムに制御を移します。この先頭セクタをハードディスクではMBR（Master Boot Record）と呼びます。MBRのブートストラップコードは、パーティションテーブルを検索し、ブート識別子がアクティブなパーティションのブートセクターをメインメモリ上にロードして制御を渡します。

ブートセクタに記録されたプログラムは、OSローダをメインメモリ上にロードし、制御をそれに渡します。これによって、OSの最初のファイルを読出してプログラムの実行準備が整います。

ここで、ブート (boot) またはブートストラップ (bootstrap) とは「コンピュータを起動する」という意味で使われる用語です。

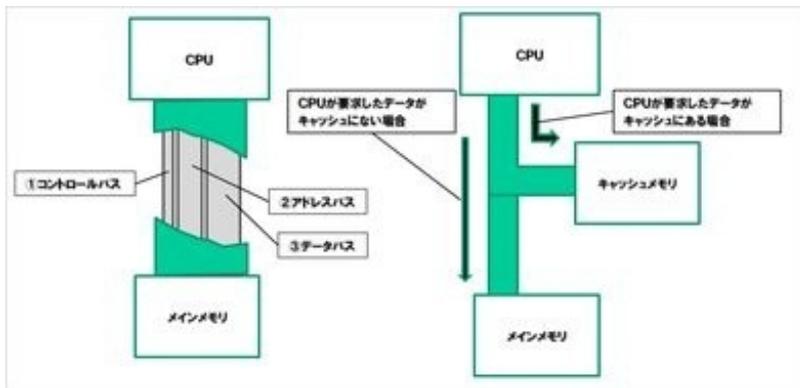


つぎに、CPUとメモリとの間のデータ転送について見ていきます。

CPUとメモリとの接続は、コントロールバス、アドレスバス、データバスの3つのバスで構成されています。コントロールバスは、データをメモリから読み出し、あるいは書き込みなどをCPUの命令に従って動作を制御する信号が載る信号線群で、通常、一本一本に役割を与えています。

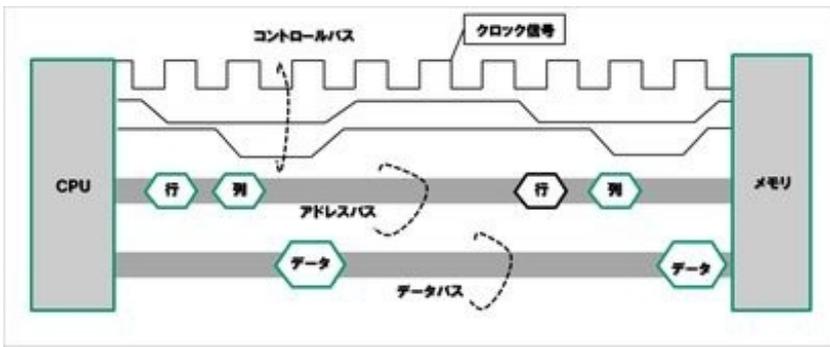
アドレスバスは、データ読み出しまたは書き込みを行うメモリ上の場所 (番地) を指定するために用いる信号線群 (パラレル転送) で、その本数によって、指定できるアドレスの領域が左右されます。

データバスは、まさにデータが載る信号線で、16本であれば16ビットパラレル転送になり、32本であれば、32ビットパラレル転送になります。



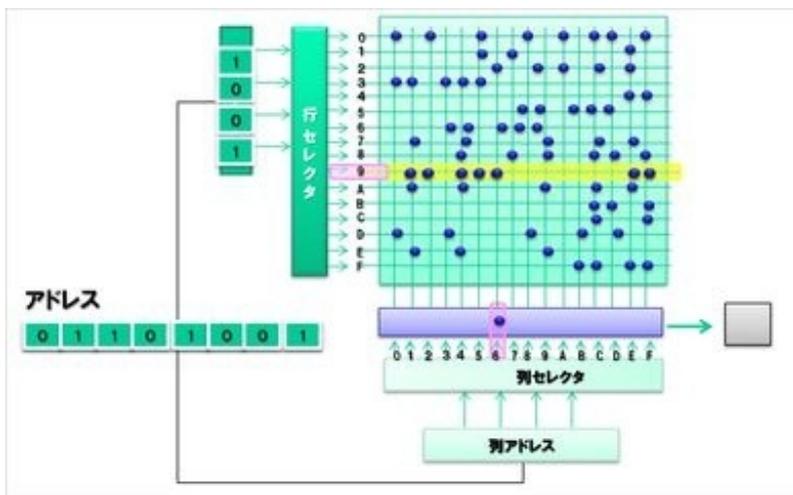
コントロールバスには、クロック信号に加えて、動作開始を指示する信号、アドレスをアドレスバスに載せるタイミングとアドレス情報が有効である期間を示す信号、データの読出し、書き込みのいずれかを指示する信号、そしてデータを (CPUからメモリへ、またはメモリからCPUへ) 送信していることを示す信号などいくつかの信号を組み合わせることで動作を制御していきます。

メモリアクセスの原理はつぎのとおりです。CPUからデータ読み出しの命令がでると、それにもなって読み出すアドレス情報をアドレスバスに乗せるように指示がでます。アドレス情報がメモリに到達するとメモリはアドレス情報を行アドレスと列アドレスに分け、行アドレスにもとづき、行のデータを内部のバッファ回路に読み出します。その後指定された列アドレスによって、指定されたビットを出力します。



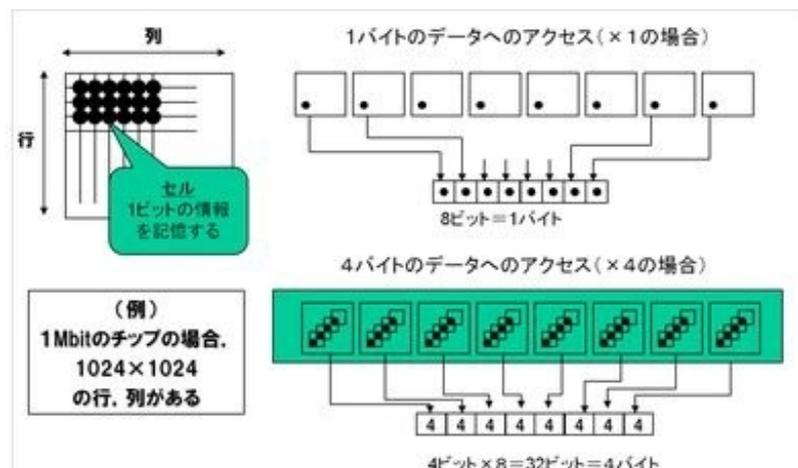
メモリにおける読み出し動作の例を256ビットのチップ（説明のために小容量にしましたが、現在はこのようなチップはない）を例に説明します。

メモリチップは、ビット単位にアクセスしますので、256ビットを指定するためには、アドレスは8ビットが必要であり、行（Row）指定4ビット、列（Column）指定4ビットに分けます。アドレスの行指定のときには、行指定信号RAS（Row Address Strobe）が、行セクタを有効にし、行選択を行います。行選択で読出し対象になった行のデータは、読出しデータの一時保存回路に入ります。



その後、列指定信号CAS（Column Address Strobe）が列セクタを有効にし、一時保存回路の中から指定された列のビットのみを読出し回路に送ります。これで、指定したビットの読出しは終了します。

メモリカードは、現在では、1枚で1Gバイトや2Gバイトと大容量になってきていますが、その構成は、次のように配置して実現しています。



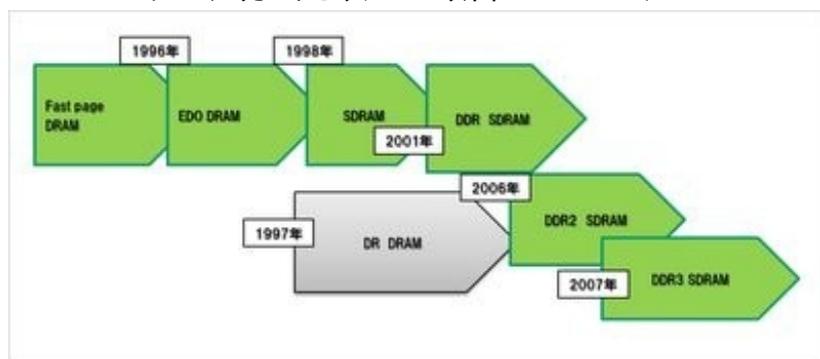
たとえば、1Mビットのチップを8個使用すれば、1Mバイトのメモリカードを実現できるようになります。さらに、メモリカードに4チップを一つにまとめ、それを8個並べてメモリカードを実

現したとすると、32ビット、すなわち4バイト幅の出力データを読み出すことができます。この場合、1チップの容量が1Mビットであれば、メモ리카ードの全体の容量は4Mバイトであり、さらに大容量の256Mビットのチップであれば、1Gバイトの容量が1枚のカードで実現できることになります。

### 3.3 メインメモリ用DRAMの変遷

メインメモリ用のメモリ素子は、DRAMと呼ばれる比較的安価に大容量のメインメモリを実現しています。DRAMは、その構成や制御方式を改善し、性能が向上しております。DRAMのアクセスは、ビットを選択するために、アドレスを行アドレスと列アドレスに分けて、ビット選択を行います。行アドレスで選択されたその行のデータはDRAMチップ内の読出しの一時蓄積回路にすべて読み出されているので、同じ行のアドレスであれば、再度行アドレス選択を行わなくても別の列のビットを読み出せることになります。

このように、方式を次々に改善してメモリアクセスの高速化が進んで行きました。



#### (1)Fast-Page DRAM

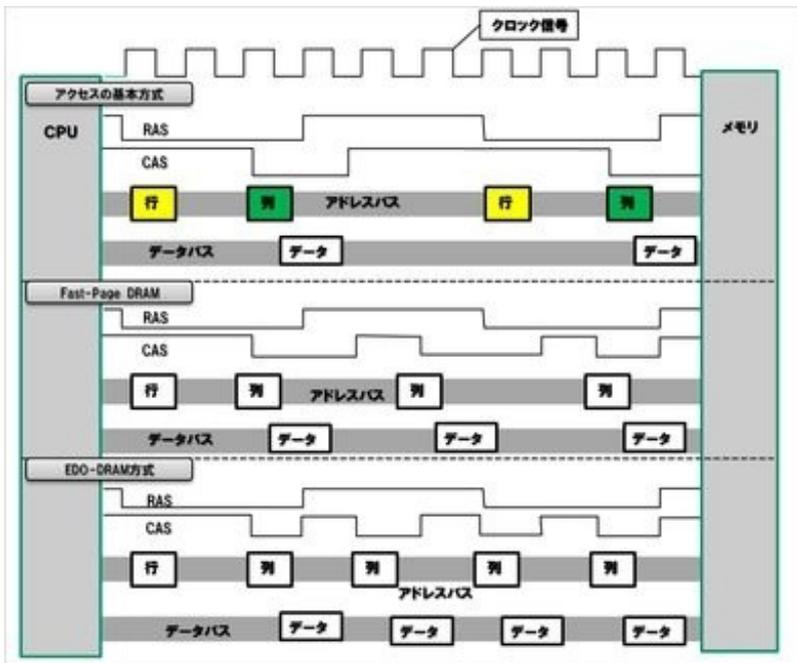
メモリへのアクセスは、アドレスを行アドレスと列アドレスに分けて、ビットを選択します。これを高速に行う方法として、1995年頃までは、高速ページモードと呼ばれる方法で行アドレスを選択し、同一の行のデータを列アドレスだけを変えて連続してアクセスする方法が用いていました。

#### (2)EDO-DRAM

1996年以降に出現したEDO-DRAMでは、列アドレスを指定する信号CASを直前のデータが読み出される前に、次の列のデータの読み出しを可能にしました。

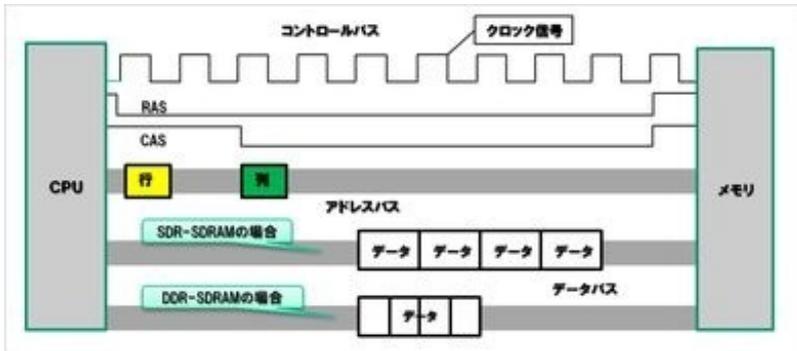
#### (3)SDRAM

1998年を過ぎたころから、SDRAM (Synchronous DRAM) というのが出てきました。この方式のメモリは、行アドレス指定後、2クロックまたは3クロック後に列アドレス指定を行い、その後は、クロックに同期してデータを読み出す方式で、アドレスは、コマンドの形で指定されます。



#### (4)DDR-SDRAM

2000年末に登場したDDR-SDRAMは、SDRAMがクロックの立ち上がりに同期して1クロックで1回転送であったのに対して、クロックの立ち上がりと立ち下りに同期して転送する方式を採用しました。これによって、SDRAMの2倍の転送速度を実現できるようになりました。DDR-DRAM出現後、SDRAMをSDR-DRAMと称して区別することもあります。なお、SDRAMよりも少し前の1997年にインテル社が推奨したメモリにDR-DRAM（Direct Rambus DRAM）があります。



このメモリは、メモリチップを直列に配置し、各チップから128ビットずつ読み出し、16ビットに分けて直列に接続したバスに送り出す方式であります。これをノースブリッジで64ビットにしてCPUに送るため、メモリバスのクロック周波数を高速にすることによって高い転送速度を実現することができます。DR-DRAMのメモリモジュールは、RIMM(Rambus Inline Memory Module)と呼ばれますが、SD-DRAMなどのメモリモジュールはDIMM（Dual Inline Memory Module）と呼ばれて、メモリカードの両面の各端子にそれぞれ信号を割りあてていますが、Fast-Page DRAMやEDO-DRAMの場合は、SIMM(Single Inline Memory Module)と呼ばれ、端子はカードの両面ありましたが、表裏対応する位置には同じ信号が割り付けています。

#### 3.4 キャッシュメモリ(Cache Memory)

現在のPCでは、CPUとメインメモリの間にキャッシュメモリと呼ばれるものがあります。キャッシュメモリは、1968年IBM システム360/85で初めて採用されました。これは、メインメモリの動作速度がCPUの動作速度よりも遅いため、CPUがメインメモリとデータのやり取りをしている

時間にCPUでの演算時間に待ちが生じることを無くすために開発・導入されたものです。CPUの動作速度と同等の高速・小容量のメモリでプロセッサの内部に置き、そこにメインメモリの一部の写しを入れておきます。これにより、キャッシュメモリにある写しで処理が済む間は、CPUはキャッシュメモリとの間でデータ等のやり取りをすることになります。

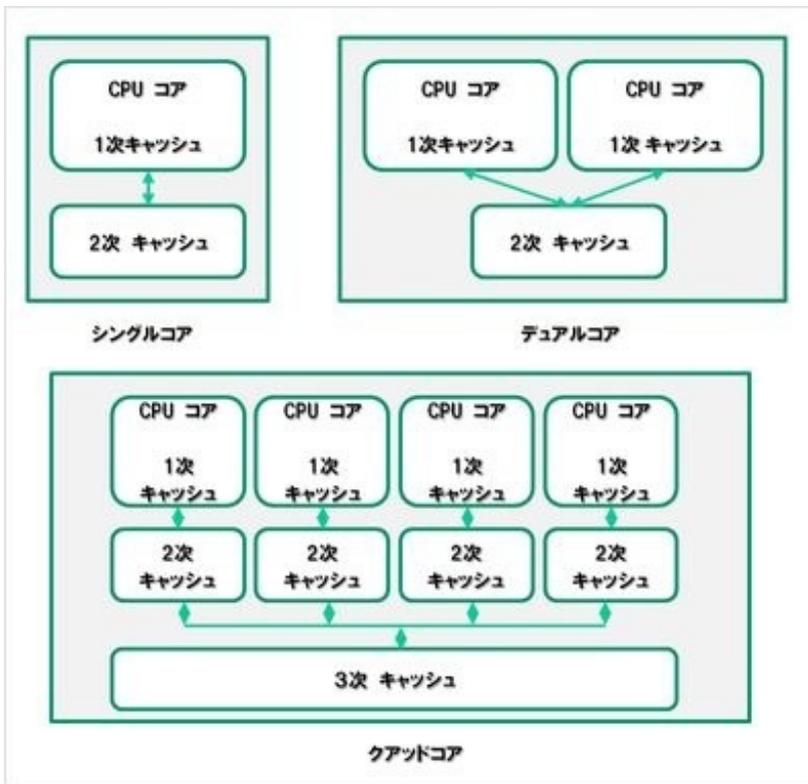
キャッシュメモリにある写しは、実行中のプログラムにおいてよく使われるものが置かれるようにすることにより、メインメモリとのデータのやりとりの頻度を小さくできます。これは、ちょうど、良く売れるものが近くのコンビニにおいてあり、遠くのスーパーまで買いに行かなくても済むことに似ているといえます。

メインメモリもキャッシュメモリもICメモリ（半導体メモリ）であり、メモリ領域のどの場所でも指定することによってアクセスができるRAM（Random Access Memory）に分類されます。

メインメモリは、大容量を安価に実現するため、1ビット記憶をコンデンサの電荷量として蓄積する1トランジスタ構成のDRAM（Dynamic RAM）を用いています。しかし、コンデンサの電荷量はある時間が経過すると減少してしまうため、ある周期でリフレッシュを行い、忘れる前に復習をさせています。これが、動作周期をCPUと同じ程度まで上げることができない原因の一つです。それに対して、キャッシュメモリに使用するメモリはSRAM（Static RAM）といい、1ビットを数個のトランジスタで記憶する回路によって実現しているため、リフレッシュの必要がなく、動作周期をCPUの速度と同程度にすることができます。しかし、ビット当たりのトランジスタ数が増えるため、容量を大きくするとコストが高くなります。

このようなメモリ素子の特徴を生かして、キャッシュメモリを高速で小容量のSRAMによって実現し、メインメモリはやや低速であるが安価なDRAMによって大容量構成を可能にしています。

キャッシュメモリは、当初、1段でしたが、キャッシュ方式が開発された後、その効果に関する研究が各方面で実施され、構成方式がつぎつぎに改善されてきました。その結果、現在では、キャッシュメモリは、1次キャッシュ、2次キャッシュ、3次キャッシュと呼ばれる階層構造になってきています。



キャッシュメモリは、おおよそ下記の容量で構成されています。

- ・ 1次キャッシュ：32Kバイトから128Kバイト（単独）
- ・ 2次キャッシュ：256Kバイトから6Mバイト(単独または複数CPUで共有)
- ・ 3次キャッシュ：8Mバイト（複数CPUで共有）

キャッシュメモリが存在する場合、初期起動時には、キャッシュメモリに、CPUが必要とする命令やデータは存在しません。しかし、実行が進んでいくに従い、メインメモリから読出しデータの写しが、キャッシュメモリに格納されていき、次の命令の実行には、先に読出したデータの近辺のデータを利用する確率が高いことから、次第にメインメモリまでアクセスしなくてもキャッシュにアクセスすることで必要な命令やデータが揃うようになってきます。

キャッシュにアクセスして所望のデータがあった場合をヒットしたといい、ない場合をミスしたといいます。それぞれの確率をヒット率、ミス率といい、ヒット率は高ければ高いほど、キャッシュメモリの効果は出てきます。

## 4. PCのインタフェース (IDE<ATA>とSCSI)

PCのハードディスク接続するインタフェースであるIDEとSCSIについて見ていきます。

### 4.1 IDE (ATA)

#### (1) IDE (ATA-1)

IDE (Integrated Drive Electronics) は、IBM PC/ATの内蔵ハードディスクインタフェースとして採用されたもので、1986年にコンパック社とコナー・ペリフェラル社によって仕様がまとめられました。1988年には、ANSI (米国規格協会) において、ATA (AT Attachment interface) という名称で標準化され、各社独自の拡張、互換性に問題への対応などを行い、1989年には、各HDDメーカーが共通仕様として制定し、1994年にANSIでATA-1として規格化されました。

ピン番号	略称	信号名	方向
1	RESET-	リセット	H→D
3~18	DATA	データバス	双方向
21	DMARQ	DMAリクエスト	D→H
23	DIOW-	I/Oライト	H→D
25	DIOR-	I/Oリード	H→D
27	IORDY	I/Oレディ	D→H
28	SPSYN: CSEL	スピンドル同期: セレクト	
29	DMACK-	DMAアクナリッジ	H→D
31	INTRO	割り込みリクエスト	D→H
32	IOCS16-	16ビットI/O	D→H
33	DA1	デバイスアドレス1	H→D
34	PDIAG-	自己診断終了	D1→D2
35	DA0	デバイスアドレス0	H→D
36	DA2	デバイスアドレス2	H→D
37	CS0-	チップセレクト0	H→D
38	CS1-	チップセレクト1	H→D
39	DASP-	デバイス・アクティブ・スレープあり	D→H
2,19,22,24,26,40	GROUND	グラウンド	
20	予約	予備	

その後、規格の改定が何度か行われていきました。

IDE HDDには、528Mバイト (512×1024×16×63 = 528,482,304バイト) を超える容量が認識されないという問題がありました。これは「528MBの壁」といわれ、1993年頃までに発売されたPCではこの問題がありました。HDD側のパラメータとPC/ATのBIOS(INT 13H API)のパラメータのミスマッチに起因するもので、HDD側ではもっと大きな容量 (理論上の最大値128GB) のアドレッシングが可能でありました。

すなわち、一般には、528MBを境にEIDE HDDとIDE HDDが分かれるように見えてましたが、HDD側にはそのような区別はありませんでした。

IDEは、接続できるドライブ数は、2台まででした。転送速度は、3MB/秒から5MB/秒までで、接続ケーブルは、40芯のフラットケーブルで、ケーブル長は0.46m以内と規定されていました。

この40ピンインタフェースは3.5インチドライブを対象としたもので、このほかに、2.5インチドライブ用の44ピン、PCカード型メモリドライブを対象とした68ピンインタフェースがありました。

。

## (2) EIDE (ATA-2)

EIDE (Enhanced IDE) は、一般にIDE HDDの528MBの壁を超えるための規格として認識されていますが、実際は以下のようなさまざまな拡張規格の総称です。これは、Western Digitalが提唱したもので、528MBの壁を超えるためにLBA (Logical Block Addressing) を導入しました。これによって、最大容量は8.4GB となりました。また、接続できるドライブの数をプライマリ/セカンダリポートの標準化による最大4台のデバイスのサポートなどを可能にしていました。データ転送速度は、当初最大13.3MB/秒を実現し、その後、16.6MB/秒が追加されました。

528MBの壁は、BIOSのCHS (Cylinder, Head, Sector)をIDEのCHSに直結させていることが原因なので、途中でうまく変換してやることにより回避することができます。その手段として、LBAとCHSトランスレーションが導入されました。

CHSアドレッシング			1セクタ=512B
初期 IDE	シリンダ番号 10ビット (1024)	ヘッド番号 4ビット (16)	セクタ番号 6ビット (63)
最大容量 $1024 \times 16 \times 63 \times 512 = 528.482.305B \approx 528MB$			
BIOS	シリンダ番号 10ビット (1024)	ヘッド番号 8ビット (255)	セクタ番号 6ビット (63)
最大容量 $1024 \times 255 \times 63 \times 512 = 8.422.686.720B \approx 8.4GB$			
ATA (IDE)	シリンダ番号 16ビット (65536)	ヘッド番号 4ビット (16)	セクタ番号 8ビット (256)
最大容量 $65536 \times 16 \times 256 \times 512 \approx 137GB$			

### ・ LBA

LBAは、BIOSからHDDに対するアドレッシングをCHSでなく単一の連番で行う (HDDが対応している必要があります) 方式です。

### ・ CHSトランスレーション

CHSトランスレーションは、BIOS内部でCHSの変換 (たとえばHを2で割るかわりにCを2倍するなど) を行い、CHSの範囲を有効活用します (HDD側で対応することはない)。

なお、LBAはHDD側でCHSレジスタを読み替えることで実現されており、アドレッシング可能な範囲はほとんど変わっておりません (28ビット)。

EIDE HDDでは (SCSI HDDでも)、約7.8GB ( $512 \times 1024 \times 256 \times 63 = 8,455,716,864$ バイト、1024シリンダ) を超える容量が認識されないという問題がありました。これは「8GBの壁」といわれ、1998年頃までに発売されたPC (Pentium II 搭載以前のものに多い) ではこの問題がありました。ただし、これはPCのBIOSのパラメータに起因する問題であり、HDD側にはやはりそのような壁はありません。

この8GBの壁は、BIOSのAPIレベルLBA (28ビット) を導入したINT 13H Extensionによって、BIOS側で認識できる最大容量は128GBに引き上げられました。

EIDE(ATA-2)の転送モードには、PIOモード3 (11.1MB/s) とPIOモード4 (16.6MB/s)、マルチワードDMAモード1 (13.3MB/s)、マルチワードDMAモード2 (16.6MB/s) が追加されました。



### (3) 基本的な動作手順

インタフェースによって、具体的な手順は異なりますが、入出力動作の基本的な手順は次のとおりです。

- ①入出力インタフェース（I/Oインタフェース）の空き（フリー状態）を確認する。
- ②プロセッサ側から、動作させるI/O（デバイス）のアドレスを送り、選択する。
- ③選択したI/Oが応答してきたら、プロセッサ側はコマンドを送出する。
- ④選択されたI/Oは、そのコマンドを実行できるかどうか、ステータス情報を送り返す（OKまたはNOK）。
- ⑤コマンドを実行できる場合（OKの場合）は、データ転送動作に移行する。
- ⑥データ転送動作を実行する。
  - ・ プロセッサ側からデータ送信（WRITE動作）
  - ・ I/O側からデータ送信（READ動作）
- ⑦データ転送動作が終了するとその結果をステータス情報としてI/Oはプロセッサ側に送る。
- ⑧必要に応じて、I/O側から接続要求を行い、入出力動作を行う。

実行するコマンドによって、データ転送を伴うものと伴わないものがあります。データ転送を伴いコマンドの場合は、データ転送シーケンスに移行します。

たとえば、Write SectorコマンドとRead Sectorコマンドの実行例は次のように実行されます。Write Sectorコマンドは、デバイス(HDD)へのデータ書き込みを行うコマンドで、Read Sectorコマンドは、デバイス（HDD）からデータを読み出すコマンドです。いずれのコマンドも1セクタ（512バイト）を連続して転送します（バースト転送）。デバイス側には、少なくとも512バイト分のデータバッファを備えておく必要があります。2セクタ目以降は、デバイス側で準備ができ次第割り込みによって、ホスト側に知らせ、転送動作を再開します。

### (4) Ultra DMA

ATA-2で実現した16.6MB/秒の転送では、8.33MHzのクロック周波数で立ち上がり時に1ワード（2バイト）転送を行っていましたが、1997年になると、Ultra DMAに対応したHDDが登場し、クロックの立下りも利用する方式が開発され、転送速度は33.3 MB/秒に向上しました。

1998年に入って、クロック周波数を2倍に高め、66.6MB/秒に高速化したUltraDMA/66が実現されています。周波数が高くなったことにより、ノイズの影響が大きくなりケーブルは、各信号にGroundをペアにしたツイスト・ペア線を採用したので、40芯から80芯に変わりました。

このように、それほど間をおかず、転送速度の高速化がつぎつぎに進められました。

## (5) ATAPI

ATAPI (ATA Packet Interface) は、IDE(ATA)インタフェースに、CD-ROMドライブを接続するための機能を加えて作られたインタフェースです。SCSIと同等の packets 形式のコマンドを発行することにより、ATAで用意されたコマンドよりも多くのコマンド種が必要なCD-ROMのようなHDD以外のデバイスの接続をねらいとしたものです。一般には、CD-ROM等をサポートしたIDEとして認識されています。

この規格は、当初SFF-8020iと呼ばれていましたが、ANSIで標準化されてATA/ATAPI-としてATA規格に統合されました。

ATAPIは、SCSI-3で提案されたインタフェースの3階層モデルを取り入れ、インターコネク ト層、プロトコル層、コマンド層に分け、それぞれに対応した規格を定めています。

インターコネク ト層では、ハードウェアレベルの接続条件を定め、物理的仕様、電氣的仕様、信号線の仕様などを決めています。プロトコル層では、ATAPIが従来のATAと互換性を確保するため手順は同じになっていますが、ATAPI用に追加した packets・コマンドという指令をこのプロトコル層では、ホストから送信しています。このコマンドコードはATAの場合と同様にコマンドレジスタに書きこまれます。そのあとにATAPIで必要となる命令コードや必要なパラメータをATA層のコマンド層に相当する手順でデータレジスタに書き込みます。

ATAの場合はこのときにはコマンドレジスタにコマンドのコードを書き込みをしています。

ATAPIで、このようにデータレジスタに具体的な命令コード等書き込み手順をプロトコル層として追加したのは、ATAにおいて、既に割り当てられたコマンドコードがあり、ATAPIで必要なコマンドを追加する余裕がないため、具体的な命令やパラメータをデータとして送るようにしたためです。

---

### 【標準化について】

インタフェースの規格（仕様）は、標準化されて、広く使用されることが望まれます。標準化によって、その仕様の主導権（メーカ等）を取れば、市場の創出・拡大、開発投資の効率化が可能となり、ロイヤリティ収入を得ることができます。逆に標準化に主導権がとれないが、その仕様を適用して製品を実用化した場合、製品を市場で流通できるようになりますが、ロイヤリティを支払わなければならない可能性があります。

一方、ユーザからみると、製品の互換性があるので価格性能比の良い製品を選択購入できるというメリットがあります。標準化のデメリットとしては、良いものが必ず標準になるとは限らないこと、技術の進歩に柔軟に対応できない場合があるなどがあります。しかし、大半の仕様は、技術の進歩に柔軟に対応できるように配慮しております。

標準には次のような種類があり、それぞれに対応した議論の場があります。

◇国際標準

- ・ ISO(International Organization for Standardization) <国際標準化機構>
- ・ IEC (International Electrotechnical Commission) <国際電気標準会議>
- ・ ISO/IEC JTC1 (情報技術関係)

◇国内標準

- ・ ANSI (American National Standards Institute) <米国規格協会>
- ・ JISC (Japanese Industrial Standards Committee) <日本工業標準調査会>

◇業界標準

- ・ de facto standard (市場の実勢によって事実上の標準とみなされるようになった規格・製品)

---

## 4.2 SATA

これまでのATA (パラレルATA) はパラレル転送方式のインタフェースですが、HDD等の転送速度の向上に伴い、それに対応した転送速度を実現することが技術的に困難になってきたため、シリアルインタフェースによって転送速度の向上を図った規格がSATAです。当初はUltra SATA/150として規格が発表されました。2000年2月にシリアルATA ワーキング・グループが発足し、2000年11月にシリアルATA 1.0が発表されました。2002年2月にシリアルATA 2 ワーキング・グループが発足し、後にSATA-IO (Serial ATA International Organization) へと改名しました。2005年には、SATA1とSATA2を単一規格にまとめたSerial ATA2.5が発表されました。

- 
- ・ SATA1.0 転送速度：150MB/秒 (1.5Gbit/s)<2001年>
  - ・ SATA2.0 転送速度：300MB/秒 (3.0Gbit/s)<2004年>
  - ・ SATA3.0 転送速度：600MB/秒 (6.0Gbit/s)<2007年>

---

2008年時点において、SATAは、パラレルATAに代わって主流となっている記録ドライブの接続インタフェース規格です。

従来主流であるパラレルATAとの比較では、以下のような違いがある。

- ・ 信号経路のシリアル化。
- ・ ホットスワップへの対応。
- ・ 通信速度向上 (UDMA6の133.3MBytes/secから150MBytes/secに)。
- ・ ケーブル長が最大45.7cmから1mに (外付け用の規格eSATAでは2m)。

相互接続を実現する為にサードパーティからパラレルATA・シリアルATAの変換アダプタが販売されています。しかしながら、仕様が大きく異なるため相性問題が発生しやすく、正常に認識・利用出来る保証はありません。

SATAではマスター/スレーブ接続の概念の廃止し、1本のケーブルに1台のデバイスを接続するようにしています。2003年以前に設計された、従来のパラレルATAのマスター/スレーブ接続を想

定しているOSでは誤動作を起こす可能性があります、インタフェースの違いをチップセットが吸収できる場合もあります（パラレルATAのエミュレートモードやデバイスドライバでカバー）。

	パラレルATA	シリアルATA
バンド幅	100/133 MB/秒	150/300/600 MB/秒
電圧	5V	250mV
ピン数	40	7
ケーブル長の制限	18インチ (45.72cm)	1メートル (100cm)
ケーブル形状	幅広	小さい
通風状態	悪い	良い
Peer-to-Peer	No	Yes

### 4.3 eSATA

eSATAとは、シリアルATA（SATA）の一種で、外付け式のハードディスクドライブ（HDD）を接続するための規格のことです（External Serial ATAの略称）。字の綴りから「イーサタ」等とも呼ばれます。Serial ATA 1.0aの拡張規格で、外付けドライブ向けに定義されたものです。誤接続を防ぐため、eSATAのコネクタ形状はシリアルATAのコネクタ形状とは違うものになっています。eSATAは、電源を入れたままの状態でも接続や切り離しを行うことができるホットプラグに対応したほか、ケーブル長が最大2メートルまで対応可能となっているなどの特徴があります。

また、eSATAは転送速度の速いことが大きな特徴としています。外付けのHDDを接続するインタフェースとしてすでに一般に普及しているUSB2.0は最大60MB/sの転送速度であるのに対して、eSATAは最大150MB/秒の速度で転送を行うことができます。HDDは、データの読み出しをおおよそ100MB/秒前後で行うことができるため、USB2.0はデータ転送の際にボトルネックとなります。

### 4.4 SCSI

#### (1) SCSI-1からSCSI-2へ

SCSIは1971年にシュガートアソシエート社(ハードディスクメーカー)がハードディスクとPCとのインタフェースとしてSASIを作成したものがベースになっています。1982年に、これをもとにANSIがX3T9. 2として規格化し、1986年に機能を拡張した規格を承認しております。SCSIは、「8ビット」または「16ビット」のデータバスを利用したパラレル転送方式で、コントローラを周辺装置内に搭載し、データ転送を行う際にパソコン側の負担を減らしており、パソコンを介することなく機器同士でデータ転送を行うことを可能としています。しかし、これはIDE（ATAPI）インタフェースよりも周辺装置がコスト高になる要因になります。

#### (2) 信号構成

SCSI機器の制御のため、「SCSIカード」が必要で、PCIスロットに接続します。コネク

タは、内部用と外部用の2つのコネクタがあり、数珠繋ぎ方式（ディジーチェーン）で複数の機器を接続することができます。接続したデバイスを識別するために、「ID」と呼ばれる固有の番号を使用して接続された機器の管理を行います。ID番号は、ひとつの機器に固有に設定し、最後尾のデバイスには「終端抵抗（ターミネータ）」を必ず設置します。終端抵抗は、ケーブル上の反射波を防ぎ、安定したデータ転送を実現します。正しく設置しないと正常に動作しません。

SCSI-1は、バス幅8ビットで転送は同期方式を用いており転送速度は、約4Mバイト/秒でした。SCSI-2も同じ同期方式をもちいておりましたが、最少サイクル時間が100nsに短縮され、最大転送速度は、100Mバイト/秒に向上しました。SCSI-2では、転送サイクル時間が100ns以上200ns未満の同期転送を行うものをFast SCSIと呼んでいます。また、バス幅を16ビットまたは32ビットに拡大して転送速度を高速化するWide SCSIが追加されました。これにより、従来の同期転送では、転送速度は、最大10Mバイト/秒（バス幅16ビット）、20Mバイト/秒（バス幅32ビット）となり、Fast SCSIでは、それぞれ2倍の転送速度を実現できるようになりました。

SCSIの信号は、8ビット幅の50ピンコネクタに接続するNarrowと、16ビット幅の68ピンのコネクタに接続するWideの2つがあります。SCSI-1で採用した50ピンのケーブルをAケーブルと呼び、データバス幅は8ビットでした。SCSI-2でWide SCSIを実現するために追加された68ピンのケーブルをBケーブルと呼んでいます。

このケーブルは、24ビットのデータバスを持ち、そのうちの8ビットを使用するとAケーブルの8ビットと合わせて、16ビット幅を、24ビットすべてを使用すれば、32ビット幅のWide SCSIが実現できます。互換性を実現するため、SCSI-2では、SCSI-1と同様に8ビット幅の50ピンケーブルとコネクタを使用しています。Bケーブルは、8ビットまたは24ビットの拡張データバスが含まれており、AケーブルとBケーブルを使用することにより、Wide SCSIを実現することができます。

このように、Wide SCSIを実際には、使用するためにはケーブルやコネクタの追加が必要でした。

### (3) 基本的な動作

SCSI-2の基本的な動作は次のようなものがあります。

- ① まず、バスには複数のデバイスが接続されていますから、動作を開始する前に、バスの使用できるかどうかの必要になります。
- ② バスがフリーであるかを確認します。-BSY,-SELのいずれも偽であればバスはフリーの状態です。もし、そうでない場合は、フリーになるまで待つことになります。
- ③ バスがフリーになると、動作を待っていた複数のデバイスが使用しようとし、これが使用権要求です。それを調停して、一つに絞る必要があります。最初にあるデバイスが-BSYとIDが有効に（真にした）時点から調停（アービトレーション）が開始され、1.8マイクロ秒経過するまで、他のデバイスも-BSYとIDを出すことができます。

この時間をバスセット・ディレイと呼びます。調停開始から2.4マイクロ秒が過ぎたら、バス使用権を出しているデバイスはすべての使用権を読み込みます。この時間をアービトレーションディレイと呼んでいます。自分以外のデバイスからの要求がない場合は、そのデバイスが、複数の

デバイスから要求があった場合は、もっとも大きいID番号のデバイスがバス使用权を獲得します。使用权を獲得できなかったデバイスは $\text{-BSY}$ 信号とIDを偽とします。

④ つぎは、選択動作です。バス使用权を獲得したデバイスは、データ転送の相手を指名する状態です。アービトレーションでバスの使用权を獲得したデバイスは、イニシエータになり、ターゲットを指名して論理的接続を確立してデータ転送を開始できるようにします。この動作はセレクションと呼ばれています。ターゲットとなったデバイスは、一度論理的な接続を実現してから、次の動作に移るのに時間がかかる場合は、一旦接続を切り、再接続の要求を出す場合があります。この動作をリセレクションと呼んでいます。

セレクションでは、イニシエータは、自分のIDと指名しようとするデバイスのIDをデータ線に載せ、 $\text{-ATN}$ を有効にし、 $\text{-BSY}$ を偽にします。これによってセレクションが開始されます。このとき、 $\text{-SEL}$ が有効な状態のままなので、バスはフリーになっていません。イニシエータ以外のデバイスは、 $\text{-BSY}$ が偽になっていることを検出したらデータ線を確認し、自分のIDを検出すると $200\mu\text{s}$ 以内に $\text{-BSY}$ を有効にして応答します。これによって、指名されたデバイスがターゲットになって論理的な接続が確立します。

リセレクションは、ターゲットとしてバス使用权を獲得したデバイスがイニシエータに転送の再開を要求する場合に用います。ターゲットになったデバイスは、自分のIDと指名したいイニシエータのIDを有効にします。リセレクションであることを示すために、 $\text{-I/O}$ を真にし、 $\text{-BSY}$ を偽にすることによってリセレクションを開始します。 $\text{-SEL}$ は有効な状態なので、バスはフリーにはなっていません。ターゲット以外のバイアスは、 $\text{-BSY}$ が偽になったことを検出して、データ線を調べ自分のIDを検出すると、 $200\mu\text{s}$ 以内に $\text{-BSY}$ を有効にして応答します。これによって、指名されたデバイスがイニシエータになり、論理的接続が再確立できたこととなります。

⑤ 論理的な接続が確立すると、情報転送に移ります。情報転送は、 $\text{-REQ}$ と $\text{-ACK}$ を用いて制御します。情報転送でデータ線に載せるものには、メッセージ、コマンド、ステータス、データの4種類があります。メッセージは、コマンド、ステータスやデータのやりとりを制御するために使用されるもので、イニシエータ、ターゲットの間で双方向です。コマンドは、イニシエータからターゲット、ステータスは、ターゲットからイニシエータと方向が決まっており、コマンドとステータスは対になっています。コマンドには、データ転送を伴うものとデータ転送がないものがあります。

メッセージとコマンドの違いは、メッセージがコントローラが処理を行うものであり、コマンドやステータスはデバイス（HDD等）が処理を行います。

#### ◇メッセージ・インとメッセージ・アウト

ターゲットが $\text{-MSG}$ と $\text{-C/D}$ を真にして $\text{-REQ}$ を有効にするとメッセージフェーズに入ります。このとき $\text{-I/O}$ が真ならばターゲットからイニシエータに転送するメッセージ・インになります。 $\text{-I/O}$ が偽ならばイニシエータからターゲットに転送するメッセージ・アウトになります。

#### ◇コマンドとI/Oプロセス

ターゲットが $\text{-MSG}$ と $\text{-I/O}$ を偽にし、 $\text{-C/D}$ を真にして $\text{-REQ}$ を有効にするとコマンドフェーズに入り、イニシエータはコマンドを送出します。ターゲットはコマンドを受け取り、ターゲッ

トの要求によってコマンドの転送を行います。情報転送フェーズに入り、コマンドを転送しますが、イニシエータが複数のコマンドを連続して送る場合は、コマンドの中のリンク・ビットを1にしてターゲットに連続してコマンドを送ることを知らせます。一連のコマンドの処理をI/Oプロセスと言います。

#### ◇データ・インとデータ・アウト

ターゲットが-MSGと-C/Dを偽にして、-REQを有効にすれば、データ転送フェーズに入ります。このとき-I/Oが真であれば、ターゲットからイニシエータにデータ転送するデータ・インに、-I/Oが偽であれば、イニシエータからターゲットにデータ転送するデータ・アウトになります。

#### ◇ステータス

ターゲットは、一つのコマンド実行の終了ごとにステータスを送ってコマンドの実行結果をイニシエータに伝えます。

## 5. PCのインタフェース (ISAとPCI)

1980年代はじめから1990年代のPCにおいて使用されたシステムバス (I/Oインタフェース) を解説していきます。この時代は、1981年のISAと1990年代初めに作られたPCIを中心に説明しますが、この間に出現したインタフェースについても紹介していきます。ここで紹介するインタフェース (バス) は、いずれもアドレスおよびデータをパラレル形式で転送しています。ここで紹介するインタフェースは、次のとおりです。

- ① ISA (Industrial Standard Architecture)
- ② EISA (Extended ISA)
- ③ VLバス (VESA Local Bus)
- ④ AGP
- ⑤ PCI

### 5.1 ISA

#### (1) おもな信号とISAカード

ISAは、1981年にIBMから発売されたPC/XTで使用されたシステムバスがもとになっているパラレル形式で転送するインタフェースです。

PC/XTでは、8ビット幅でしたが、1984年に発売されたIBM PC/ATにおいては、16ビット幅になりました。IBM社は、この仕様を含めPC/ATのBIOSを公開して、周辺機器メーカーやPC本体の互換機メーカーが利用できるようにしたため、業界の標準的な意味合いをもったISAという名前になりました。

ISAカードは、XTバス対応の62ピンとATバス対応の36ピンに分かれてカードの両面に配置されている。カードにある切り込みにより、ISAスロットへの挿入は、間違いなくできる。

分類	信号名	方向	機能
アドレス (20本)	SA19-SA0	i/o	アドレスバス(下位20ビット)
データ (8本)	SD7-SD0	i/o	データ(下位 8ビット)
コントロール	BALE	out	バッファされたアドレスラッチ・イネーブル信号
	DRQ1	In	DMA要求
(主なもの)	- DACK1	Out	DMAアクナッジ
	DRQ2	In	DMA要求
	-DACK2	Out	DMAアクナッジ
	DRQ3	In	DMA要求
	- DACK3	Out	DMAアクナッジ
	T/C	Out	DMA終了
	IOCHRDY	In	メモリまたはI/Oサイクル完了
	-SMEMW	Out	メモリアイト・ストロープ
	-SMEMR	Out	メモリアード・ストロープ
	-IOW	i/o	I/Oライト・ストロープ
	-IOR	i/o	I/Oリード・ストロープ
	IRQ9	In	割り込み要求
	IRQ7-IRQ3	In	割り込み要求
	CLK	Out	システムクロック
	RESET DRV	Out	システムリセット
	電源関係		+5V,-5V,+12V,-12V
	GND		

62pin

#### (2) メモリアドレスとI/Oアドレス

PC/XTは8088を使用したPCで、20ビットのメモリアドレスで、メモリ空間は、1Mバイト

です。その後開発されたPC/ATは80286を使用し、24ビットのメモリアドレスで、メモリ空間16Mバイトに拡張されました。ATバスで、アドレスが7ビット拡張されていますが、A17-A19は重複していますので、4ビット追加されたのと同じです。I/Oアドレスは、XTバスでは16ビットのアドレスを持ち、64Kバイトの空間を指定できますが、実際は下位の10ビットまでしかデコードしないI/Oが大半で1Kバイトまでしか利用しませんでした。ATバスに拡張されてから、16ビット全体を利用するようになり、I/O空間を広く利用するようになりました。

### (3) 割り込み要求とDMA要求

PC/ATでは、割り込み要求は16個あり、そのうちIRQ15,IRQ14,IRQ12~IRQ9,IRQ7~IRQ3の11個を利用できるようになっていますが、すでに用途が決まっているものが多いため、一般ユーザの利用は限定されています。また、DMA要求は、7個用意されています。これらは、WindowsになってからOSで管理されるようになり、自動的にデバイスに割り当てられるようになりました。

### (4) 動作シーケンスの例

ISAの信号のやりとりの基本は、アドレスラッチ(BALE)信号のやりとりの例号の後に、アドレス情報を送り、そのあと、データを載せることとなります。データは、PCからI/Oに送る場合がWriteであり、I/OからPCに送る場合がReadと呼ばれます。ISAの転送速度は、最大で4~8Mバイト/秒でしたので、デバイスの高速化とともに対応できる範囲が限定されてきました。

## 5.2 EISA

周辺機器やPCの高速化にともなって、ISAの転送速度は、システム性能のボトルネックになってきたため、IBM社はISAとは互換性のない高速バスとしてMCA (Micro Channel Architecture) を提案し、PC/ATの後継機として開発したPS/2に搭載してきました。転送速度は、最大で20Mバイト/秒を実現していましたが、PS2はPC/ATとは互換性がなく普及しませんでした。一方、コンパック社などが中心になり、ISAと上位互換の32ビット幅のEISA規格を作成し、最大で32Mバイト/秒の転送速度を実現できるようにしました。EISAのロットは、ISA拡張ボードも挿入できる方式であったため、ISAもそのまま利用できるというメリットがあり、1989年以降、At互換機に採用されて普及しました。

## 5.3 VLバス

1991年頃から、ディスプレイの高解像度化と多色化が進み、PCにおけるグラフィック関係のデータが大幅に増加したため、EISAを使用しても転送能力が足りなくなってきました。このため、VESA (Video Electronics Standards Association : ビデオ電子標準協会)は、グラフィック専用的高速バスとして、VLバス (VESAローカル・バス) を提案しました。1992年にデータバス幅32ビット、133MB/秒のVL-1.0が公開されました。この後に説明するPCIも同時期に仕様が公開され、1994年以降はPCIが普及したため、VLバスはあまり使用されなくなりました。

## 5.4 AGP

インテル社が1996年7月に発表したビデオカードとメインメモリの専用バス規格で、バス幅は32bitで、クロックは66MHzの倍率で決まります。AGPの規格には、AGP1.0「1x」、AGP2.0「2x」「4x」、AGP3.0「8x」が規定されています。ビデオカードは3Dのテクスチャを転送するのに大量のメモリ高速伝送を必要としますが、AGP 1xでは266MB/秒、AGP 2xでは533MB/秒、AGP 4xでは1.06GB/秒、8xでは2.13GB/秒のスループットを実現しています。また、電圧等の違いでAGP1.0 2.0 3.0等のバージョンの違いがあり、それぞれに対応しているものと、そのバージョン専用で作られたものと複数存在します。バージョンが異なると当然動作しないばかりか、一部では破損するものすら存在しました。元々はより高速にアクセスすることによって高価であったグラフィックメモリを節約するために出来た規格でありましたが、その後より高性能なグラフィックスを実現するために使われ、広帯域を食いつぶすグラフィック専用バスという形で普及しています。現在ビデオカードの規格はAGPに変わり、PCI Express x16に移行しています。現在市場に出回っているメインストリーム以上のグラフィックチップを搭載したカードでは、ほぼ全てがPCI Expressに移行しています。そのため、ネイティブにAGPに対応するのではなく、PCI ExpressをAGPに変換するブリッジチップを搭載することによってAGPに対応した製品となっています。そのため、PCI Expressネイティブの製品に比べ部品点数などで不利であり、同じチップを使った製品ならば、AGPの方が数割以上割高となっています。

## 5.5 PCI

PCIは、1991年にインテル社が中心になり、策定したもので、CPUとの間にブリッジを介して接続するので、CPUに依存しない方式を採用しています。PCIは当初は、CPUまわりに限定したローカルバスの位置づけで、ISAと共存していましたが、その後PCIの役割が大きくなり、システムバスの位置づけになってきています。

### (a) 信号線

AD[31:0]は、32ビットのアドレスとデータの供用バスです。これによって、信号線の数を減らすことができます。

### (b) 基本的な動作

PCIは、最大33MHzのクロックで動作し、データ転送は、1回だけ転送するシングル転送と複数回転送するバースト転送があります。バースト転送時は、最大で133MB/秒の転送速度を実現しています。

データ転送は、マスタとターゲットの間で行う方式で、基本的にはPCがマスタ、デバイスがターゲットとなってデータ転送を行います。このとき、データ転送を制御するバス・マスタをCPUとする方式、マザーボード上のDMAとする方式、ハードディスクなどのデバイスのコントローラにDMAを置く方式などがあります。PCIは、デバイスのコントローラ側にバス・マスタを置く方式を採用できるため、CPUがREAD/WRITE命令を出した後は、デバイスのDMAによってメモリとの間で高速にデータ転送を行うことができます。転送は、クロックを使用した同期式で、アドレス

やデータは、クロックの立ち上がり同期します。データ転送は、最初のクロックでマスタ（CPU）がターゲットのアドレスとコマンドを出します。そのあとに続いてデータ転送（シングル転送またはバースト転送）を行います。

データ転送のタイミングは、同期式でシングル転送、バースト転送のいずれの場合も転送のクロックはデバイスの処理能力に応じて変更することができます。バースト転送の場合も最初の1回のアドレスしか指定できないので、ターゲット側において、自動的にアドレスをインクリメントする機能が必要になります。また、バースト転送といっても1クロックに1回転送することは難しく、実際の繰り返し周波数は60MHz～100MHzだったようです。

### (c) 64ビットPCIバス

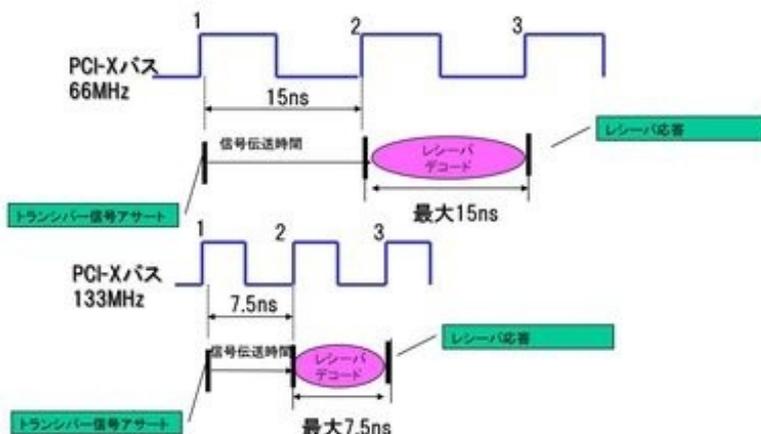
元々は32ビットのバスであったが、PCI 2.0規格より64ビットバスの規格も盛り込まれました。PCIはアドレスバスとデータバスが時分割で行なわれており、追加された64ピンのうち、32ピンをアドレスとデータバスに使い、残りの32ピンは各種の信号に使われています。

### (d) PCI-X

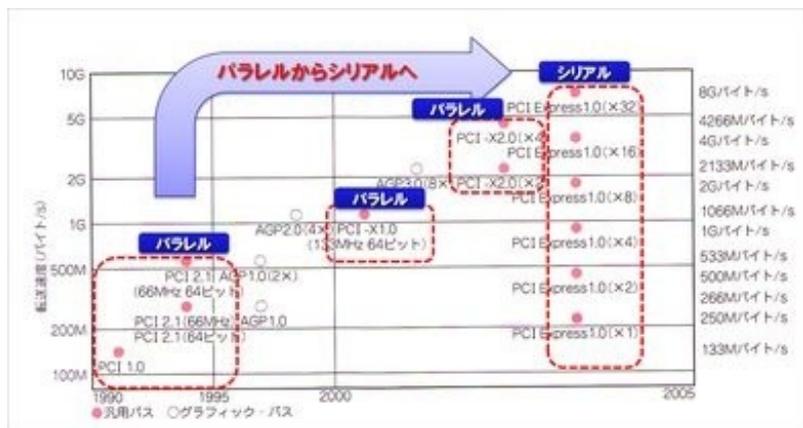
PCI-Xとは、PCIをベースに、バスクロックの高速化を図った規格であります。当初はコンパクト（現ヒューレットパッカー）、ヒューレット・パッカー、IBMの3社、後にはインテルも加えた4社により提唱されました。

インテルのPCI-Xギガビット・イーサネットカードPCIのバスクロックが66MHzであるのに対し、PCI-Xでは133MHzへと2倍に引き上げられており、主にサーバやワークステーションで採用されています。従来のPCIに基づいたスロット・カードのうち、3.3V動作に対応した物とは互換性もあり、PCI-XスロットにPCIカード、PCIスロットにPCI-Xカード、どちらの組み合わせも使用可能であります。

動作周波数は、66MHz,100MHz,133MHzで、133MHzでは、1.06GB/秒の転送速度が実現可能です。PCIバスにおいて、バスの周波数を高める場合、1クロック内で行う従来方式で周波数を高めると、受信回路の処理が少なくなってしまうという問題が起こります。このため、PCIでは、66MHzとした場合に対応できるデバイスがなかなかできないため、使用されてきませんでした。

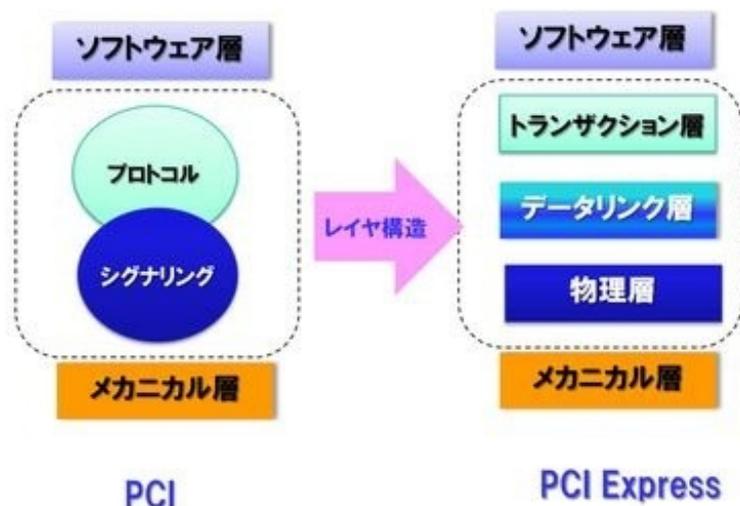


それに対して、PCI-Xでは、1クロックずらして、受信処理を行う方式にしたことにより、133MHzに高速化しても受信回路に十分な時間を与えることができました。



### (e) PCI Express

PCI Expressのデータ転送方式はPCIバスよりも、ネットワークでのパケットの送受信に近い形で行われます。このため内部構成もネットワークに似ており、トランザクション・レイヤ、データリンク・レイヤ、物理レイヤの3層構造となっています。送信を例にとると、CPUや他デバイスから発行されたリクエストは、トランザクション・レイヤでパケット化され、データリンク・レイヤに渡されます。データリンク・レイヤは、接続されている相手側デバイス間との送受信の制御を担っており、パケットにシーケンス番号、CRCを付加して物理レイヤに渡します。物理レイヤはシリアル転送を受け持つ部分で、8b/10b変換を行うSERDESによりパケットがシリアル・データとして送られます。



#### ◇トランザクション・レイヤ

トランザクション・レイヤは主にトランザクション・レイヤ・パケット(Transaction Layer Packet: TLP)の生成と復号を担います。TLPはリードやライトといったコマンドやアドレス、データなどから成ります。また、トランザクション・レイヤは接続相手とのフロー制御も行います。

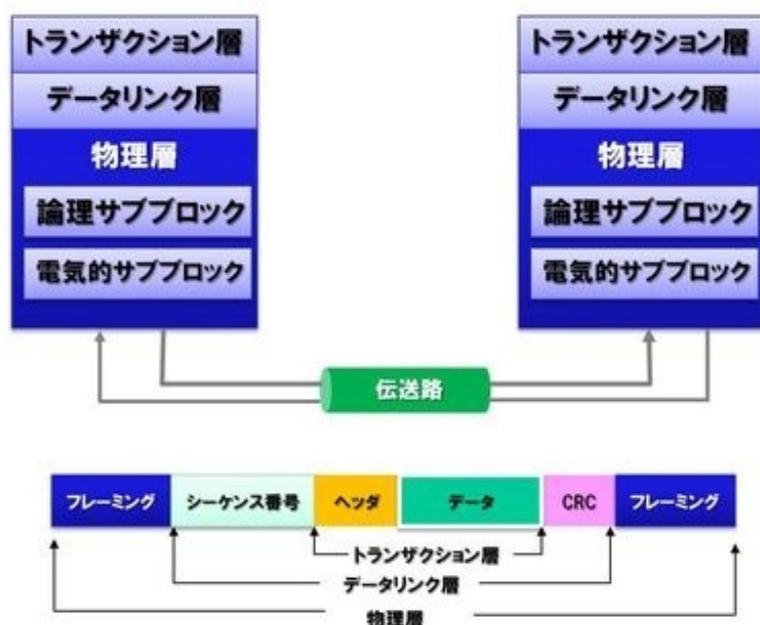
PCI Expressのフロー制御はクレジット・ベースで行われ、これは予め自分が受信することの出来るバッファのサイズを相手に通知しておき、バッファに空きが出来るたびにその旨を伝える方式であります。送信側は自身が送信したパケットのサイズを積算していき、また送信相手からバッファの空きが伝えられるとその分を減算します。これにより送信相手のバッファ・サイズを超えることなく、パケットの転送が可能となります。トランザクション・レイヤはまた、パケットを任意のサイズに分割する機能を有します。

例えば、PCI Expressの場合、一つのTLPで最大4Kバイトのメモリ・リードを発行することが可能です。しかし実際にメモリから一度に4Kバイトを読むことは出来ません。それはCPUのキャッシュメモリサイズに依存するからです。全てのメモリ・リードはキャッシュ・コヒーレンシ維持のため、CPUに対しキャッシュに最新データの有無を問い合わせます。例えばインテル系の32ビットCPUのキャッシュ・ライン・サイズは64バイトであるため、4Kバイトのメモリ・リードは全て64バイトの64個のメモリ・リードに分割される必要があります。このように、トランザクション・レイヤは自デバイス内で都合の良いようにパケットを分割します。また、データを返す場合は、もとの要求サイズで返す必要はなく、分割したまま返信することも可能であります。

トランザクション・レイヤは以下の4個のアドレス空間をサポートします。

- ・ Memory 空間
- ・ I/O 空間
- ・ Configuration 空間
- ・ Message 空間

最初の3空間はPCIバス互換の空間であります。Message空間は、従来サイドバンド信号で通知を行っていたもので、割り込み、電源制御などの通知に使用されます。



#### ◇データリンク・レイヤ

データリンク・レイヤは、トランザクション・レイヤと物理レイヤの中間に位置し、主にPCI Expressリンクの管理、エラー検出と訂正を担います。送信側データリンク・レイヤは、トランザクション・レイヤから渡されたTLPをバイナリ値とし、データを保護するためのCRCを算出し、さらにTLPの授受を確認するためのシーケンス・ナンバを、TLPに付加して物理レイヤに渡します。受信側ではCRCによるデータ化けチェックと、シーケンス・ナンバによるパケット欠落チェックを行います。受信側でエラーを見つけた場合、送信側に再送を促すためにNAK (Not Acknowledge) パケットをエラー検出したTLPのシーケンス・ナンバと共に送信側に返します。正常にTLPを受信した場合は、同様にACK (Acknowledge) パケットを返します。エラーによるパケットの再送機能もデータリンク・レイヤが受け持っており、NAKを受信した場合そのシーケンス・ナンバから全て送信し直すこととなります。このため、一般的にデータリンク・レイヤ内には

再送バッファが実装されます。データリンク・レイヤはTLPの送受信の他にも、DLLP (Data Link Layer Packet) と呼ばれる、データリンク・レイヤ同士でのみ情報の交換を行うパケットの送受信も行います。ACK、NACKパケットや、フロー制御に使用するバッファ・サイズ通知などもDLLPが使用されます。

#### ◇物理レイヤ

物理レイヤは入出力バッファの制御回路、シリアル-パラレル/パラレル-シリアル変換回路、PLL、インピーダンス調整回路などから成ります。PCI Express 1.1での物理メディアは、2線,800mV差動で400ps単位でデータのドライブが行われます。送信、受信専用の信号を必要とする全二重方式であることから、x1の場合、実際には4本の信号が使用されます。PCI Express 1.1までは2.5GTpsでのデータ転送を行っているが、PCI Express 2.0では5.0GTpsで転送が行われています。さらに、PCI Expressをケーブルで接続するための仕様検討も行われています。このように、物理レイヤは将来的により高速なメディアに置き換えられていくレイヤであり、このため物理レイヤとデータリンク・レイヤ間のインタフェースは特に規定されておらず各ベンダの実装依存となっています。

#### ◇物理形状

拡張カードの形状としては、PCIに準じた狭いケースに収めることが可能な製品が出てき始めています。

## 6. PCのインタフェース (USBとIEEE1394)

---

PCの低速デバイス対応として、しばらくの間、シリアルインタフェースとしてRS232Cが、パラレルインタフェースとしては、セントロニクスが使用されてきましたが、これらに接続されていたデバイスが高速になり、一方において、キーボード、マウスなども従来通り対応する必要性がでてきました。

これらに別々に対応していたインタフェースをできる限りまとめることができるインタフェースの出現が求められていました。ここで、紹介するUSBおよびIEEE1394インタフェースは、これらの要望に合ったインタフェースといえます。

### 6.1 USB(Universal Serial Bus)

#### (1) 概要

USBは1993年にコンパック社、インテル社などが中心になって具体化したシリアルインタフェースで、1995年に最初の版の仕様書が発行され、1996年に第1版 (USB1.0) が公開され、PCで利用できるようになりました。

当初は、これに対応できない周辺機器が大半であったので、従来からのインタフェースと混在した状態が続きましたが、徐々に、セントロニクスなどのパラレルインタフェース、RS232Cのようなシリアルインタフェースなどに置き換わってきています。それは、USBは低速機器から中速機器までカバーできる転送能力をもち、音声のようなりアルタイムなデータ転送にも対応できることにあります。

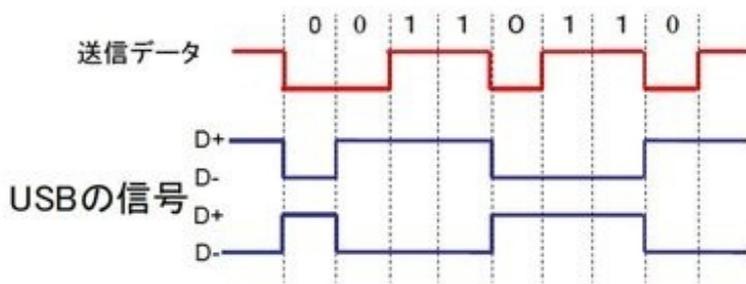
その後、USBは1998年にUSB1.1、2000年にUSB2.0が制定され、現在に至っています。さらに、2008年にUSB3.0の規格が発表され、2009年末頃から対応する周辺機器でてきています。以下では、USBのそれぞれの仕様について、説明することにします。

#### (2) USB1.0 (1.1) 、USB2.0

##### ◇信号線とコネクタ

USB1.0 (1.1) 、USB2.0の信号は、シリアル伝送ですから、基本的には、1本の信号線でよいわけですが、1対 (D+とD-の2本) の信号線を使用し、反転した信号をペアで送信しています。そのほかには、電源とグラウンド信号の2本があり、合計4本のケーブルで構成されています。コネクタの形状は、PC側 (Aコネクタ) と周辺機器側 (Bコネクタ) があります。

USBのコネクタは、電源をオンの状態で抜き差しできる (ホットプラグ) に対応するための工夫が施されています。それは、信号線に対応するピン (D+,D-) よりも電源ピン (Vcc,GND) のほうのピンが少し長くなっています。これにより、差し込み時は電源が信号よりも先に接続され、抜くときは、電源は信号よりも後から切り離されます。すなわち、信号はいつも電源がオンのときに接続されていることになり、信号が接続された状態では、電源はオフにならない構造になっているわけです。



#### ◇データ転送速度

USBの1.0 (1.1) の転送速度は4Mビット／秒のロースピード・モードと、12Mビット／秒のフルスピード・モードの2通りの転送速度があります。USBケーブルで接続された機器の転送速度を自動的に識別するために、機器のUSBには、プルアップ抵抗を接続することが決められています。信号線のD+を1.5kΩでプルアップした機器はフルスピード・モードであると認識され、D-を1.5kΩでプルアップした機器はロースピード・モードとして認識されます。

USB2.0の転送速度は、USB1.1の速度に加え、480Mビット／秒のハイスピードモードがあります。ハイスピードモードで動作させるためには、USB2.0に対応したPCとデバイス、さらにハブを使用する場合は同様に対応したハブが必要になります。

#### ◇接続構成と転送制御

USBを使用してPCに接続できる周辺機器（デバイス）は、HUB（ハブ）を用いることによって、最大で127台にもなります。HUBを用いた場合、HUBの先にHUBを接続する構成によって、接続数を増やしていくことができますが、その場合の層の数は、最大6階層までとなっています。また、ケーブル長からも制限され、HUBとHUBとの間のケーブル（AWG28のSTP）は最大で5mですから、PC（ホスト）から最末端の機器（デバイス）までのケーブル長が最大で30mまでとなっています。

通常、PCとデバイスとの間に使用するケーブルでは3mに制限されています。ホストにUSBで接続された周辺機器はPCにすべて認識されており、PCは機器に対して、データ転送要求がないかどうか定期的にポーリング（点呼）を行っています。

#### ◇USBハブの電源

PCの電源を利用して動作するバスパワーハブでは、1コネクタあたり最大で5V、0.5Aまで供給できます。この電力を超えるような機器ではACアダプタなどが必要になります。バスパワーハブのUSBポートあたりの最大電流供給量は100mAです。動作する機器としてはマウスやキーボード、シリコンデバイスリーダーなどです。バスパワーハブは2個続けて接続することはできません。セルフパワーハブはAC電源を備え、PCのUSB端子と同じように5V、0.5Aを供給できます。バスパワーハブのような制限はありません。

#### ◇USBのデータ転送モード

USBのデータ転送モードには、次のようなものがあります。

- ・バルク（Bulk）転送モード

まとまった量のデータを不定期に転送するモードで、ハードディスクやMO、CD-ROMドライブなどのパソコン用のデータ記録機器で使用されます。

- ・インタラプト（Interrupt）転送モード

断続的なデータの転送モードで、マウスやキーボード、ジョイスティックなどの機器で使用されます。

- ・アイソクロナス（Isochronous）転送モード

大量のデータを連続して等時間間隔で転送するモードで、音声データなどのように、必ず特定の量のデータを転送したい機器で使用されます。

- ・コントロール転送モード

接続された機器の初期化や各種情報のやり取りなどの各種機器の制御を行うためのモードです。

### ◇USBの転送フレーム

USB1.0(1.1)では、1msごとに反復されるフレームで時間を区切り、それぞれのフレームの中で各デバイスに少しずつ転送時間を割り当てます。ホストは1msごとにSOF(start of Frame)パケットを送信して転送を開始します。

続いて、ホストがトークンフレームを送信して、デバイスに転送の種類とデバイスのアドレス、エンドポイントを通知します。アドレスで指定されたデバイスだけがデータパケット、ハンドシェイクパケットで応答します。

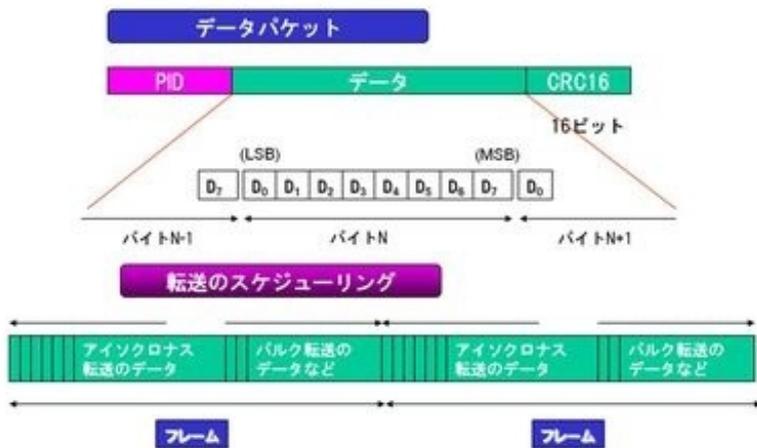
PIDタイプ	PID名	PID(3:0)	説明
トークン	OUT	0001b	ホストからファンクションヘデータ送信を行うことを通知する。
	IN	1001b	ファンクションからホストへデータ送信することを通知する。
	SOF	0101b	フレームの開始を通知する。
	SETUP	1101b	コントロール転送の開始を行うことを通知する。
データ	DATA0	0011b	データ・パケット（偶数）
	DATA1	1011b	データ・パケット（奇数）
ハンドシェイク	ACK	0010b	データ・パケットを正常受信したことを通知する。
	NACK	1010b	データ・パケットを正常受信できない、あるいは通信できないことを通知する。
	STALL	1110b	指定されたエンドポイントがエラー状態にあり、ホストからの介入が必要であることを通知する。
スペシャル	PRE	1100b	ホストがLow Speed転送を行うことを通知する。

転送速度が、USB1.1では、フルスピードで12Mビット／秒になるのは、1msごとに1.5KBのデータ転送を行うように設定されています。

それは、つぎのとおりです。

$$1.5\text{KB} = 1.5\text{K} \times 8 = 12\text{kbit}$$

$$12\text{Kbit}/1\text{ms} = 12000/1\text{ms} = 12\text{Mbps}$$

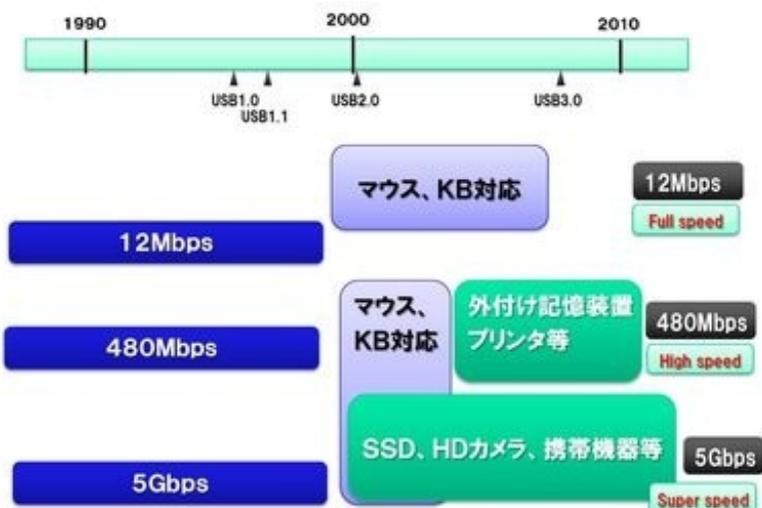


USB2.0では、125マイクロ秒ごとに、7.5KBのデータ転送を行うように設定されています。これは、USB1.1に比較して、データ転送を行う回数が8倍、データ転送量が5倍になることから、転送速度は、480Mbpsになることがわかります。

### (3) USB3.0

USB3.0は物理的な後方互換性をもちつつ、最大転送速度は5.0Gbpsとなり、USB2.0の10倍以上の転送速度を実現しています。ピンの数はUSB2.0までと比較して、5本増えて、9本になりました。

最大伝送距離はUSB2.0の5mに対して、3mとやや短くなっています。また、符号化方式は、8B/10BとPRBS(USB2.0はNRZ)を採用しており、転送モードもこれまでの半二重から全二重に変わっています。



## 6.2 IEEE1394

IEEE1394はSCSIに代わる高速シリアルバスインタフェースとしてApple社が規格を策定し、これをIEEEが標準化しました。Apple社はIEEE1394をFireWireと呼び、デジタルカメラに搭載されているDV端子やiLINKは基本的にはIEEE1394と同じです。

### ◇転送速度

転送速度は、100Mbps=12.5MB/s、200Mbps=25.0MB/s、400Mbps=50.0MB/sが用意されていま

すが、現在では、3.2Gbpsの規格も登場しています。

#### ◇コネクタとピン数

ハードディスクやDVDドライブなどのパソコン用の周辺機器では、6ピンコネクタが使用されています。それに対して、デジタルビデオカメラやノートパソコンでは、4ピンコネクタが用いられています。

4ピンコネクタの場合、電源とグラウンドの端子がないため、バス給電はできません。

